



MICROCHIP



**Решения для импульсных
источников питания
и
светодиодного освещения**

Октябрь 2016



План



- ★ **Особенность питания светодиодов**
- ★ **Аналоговые решения**
- ★ **Решения на гибридных контроллерах**
- ★ **Решения на Микроконтроллерах**



Особенность питания светодиодов

Факторы влияющие на срок службы



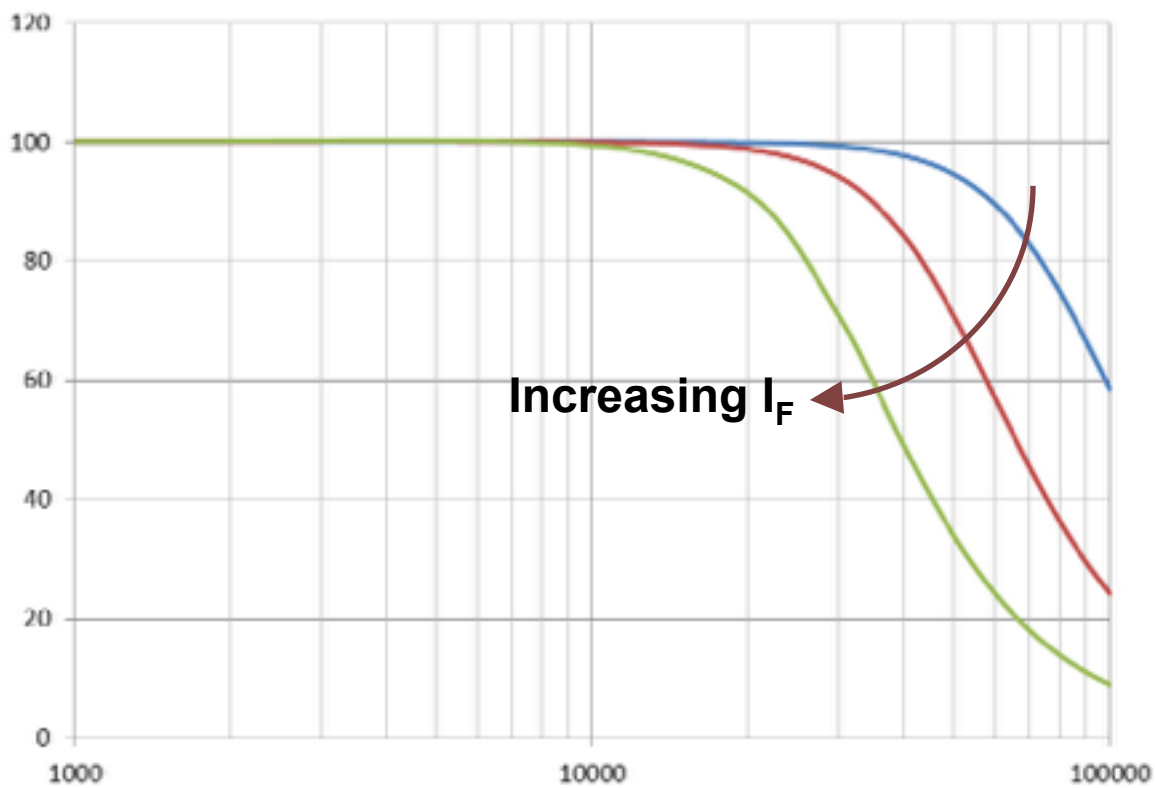
Срок службы от превышения тока



Current Stress



Lifetime





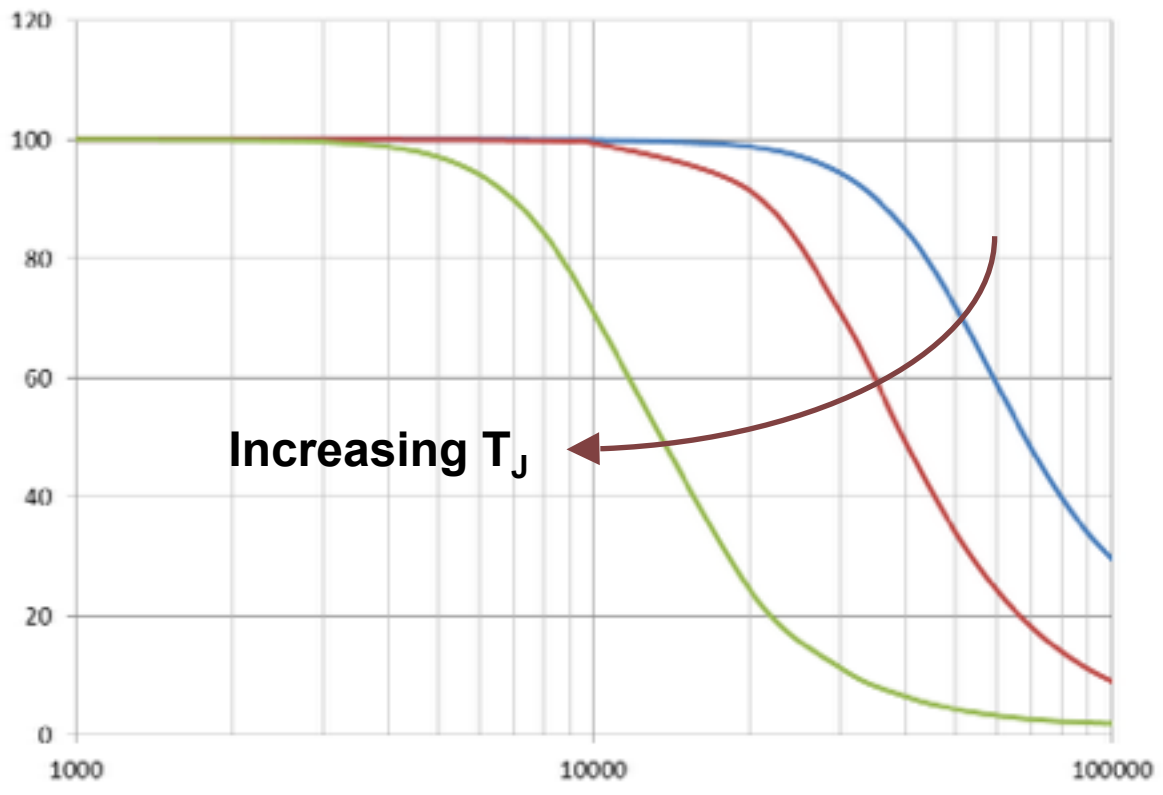
Срок службы от превышения температуры



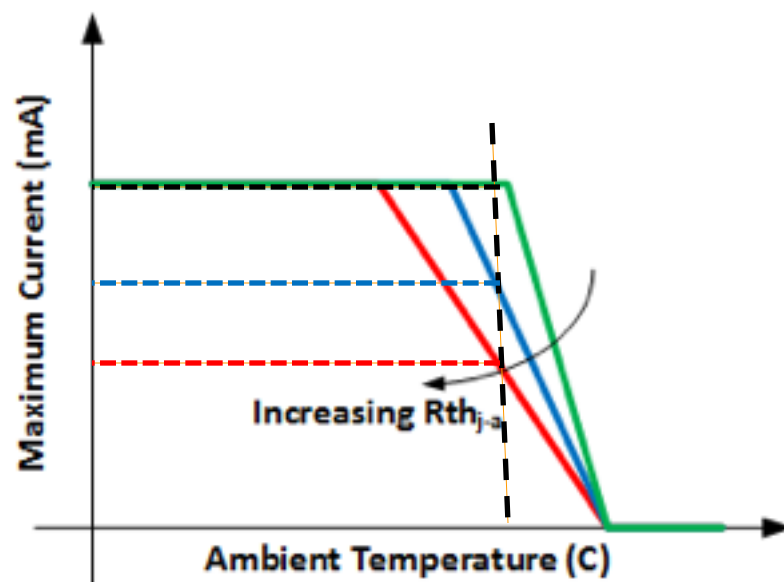
Junction Temp



Lifetime

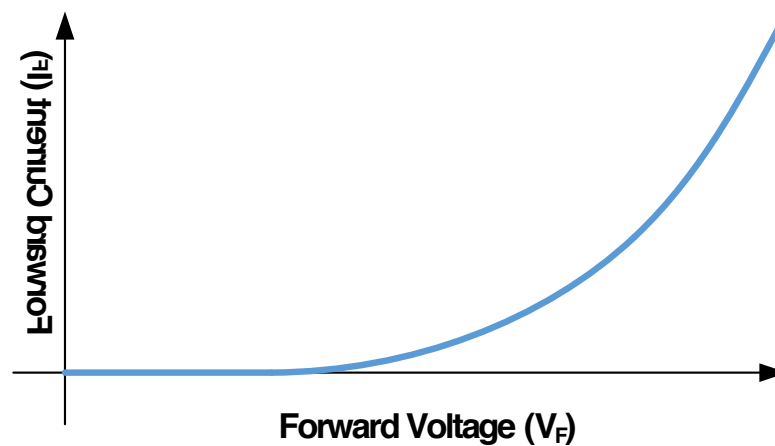


- ★ SOA определяется производителем
- ★ Нахождение в SOA определяет срок службы светодиода



★ Светодиоды это диоды

★ Питать током, не напряжением



$$V_F = f(I_F)$$



Изменение V_F



★ Изменение температуры

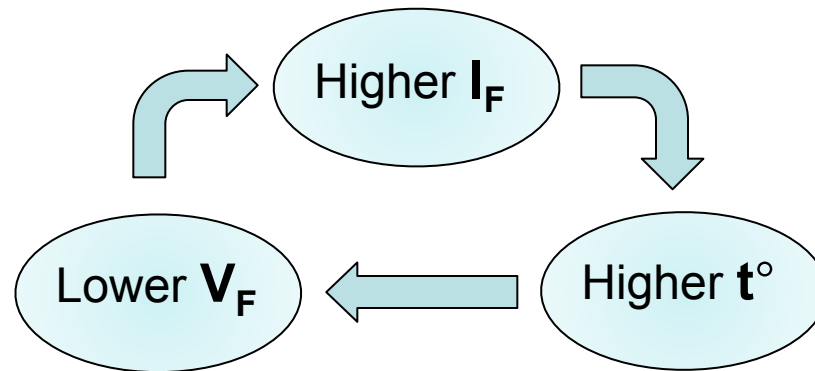
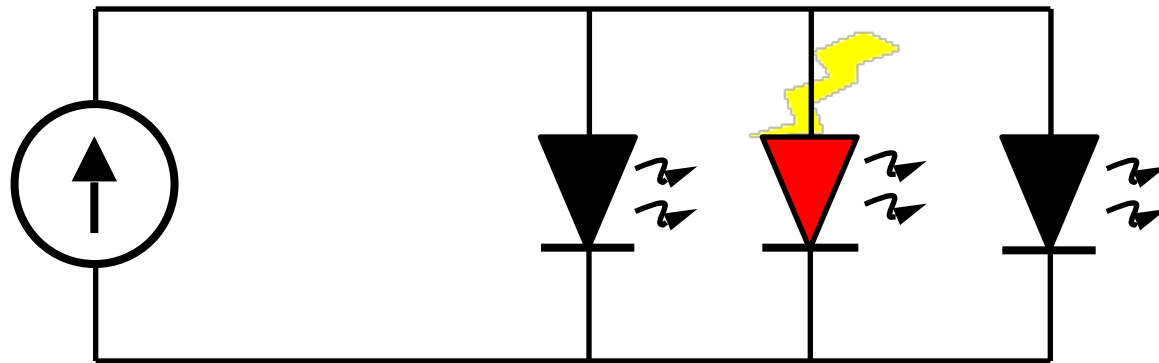
- Типовая зависимость $-2\text{mV}/^\circ\text{C}$
 - **Отрицательный Температурный коэффициент!**

$$V_F = f(I_F, T_J)$$

★ Изменение от образца к образцу

- Типовое значение $\pm 15\%$ при заданном токе и температуре

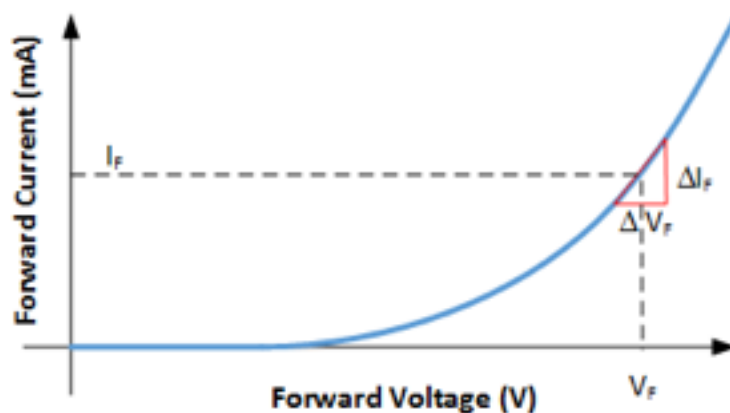
Тепловой пробой



Низкий динамический импеданс

★ Светодиоды имеют очень низкий динамический импеданс

- Небольшое изменение напряжения = **Большое изменение тока**
- Сложно компенсировать в петле ОС



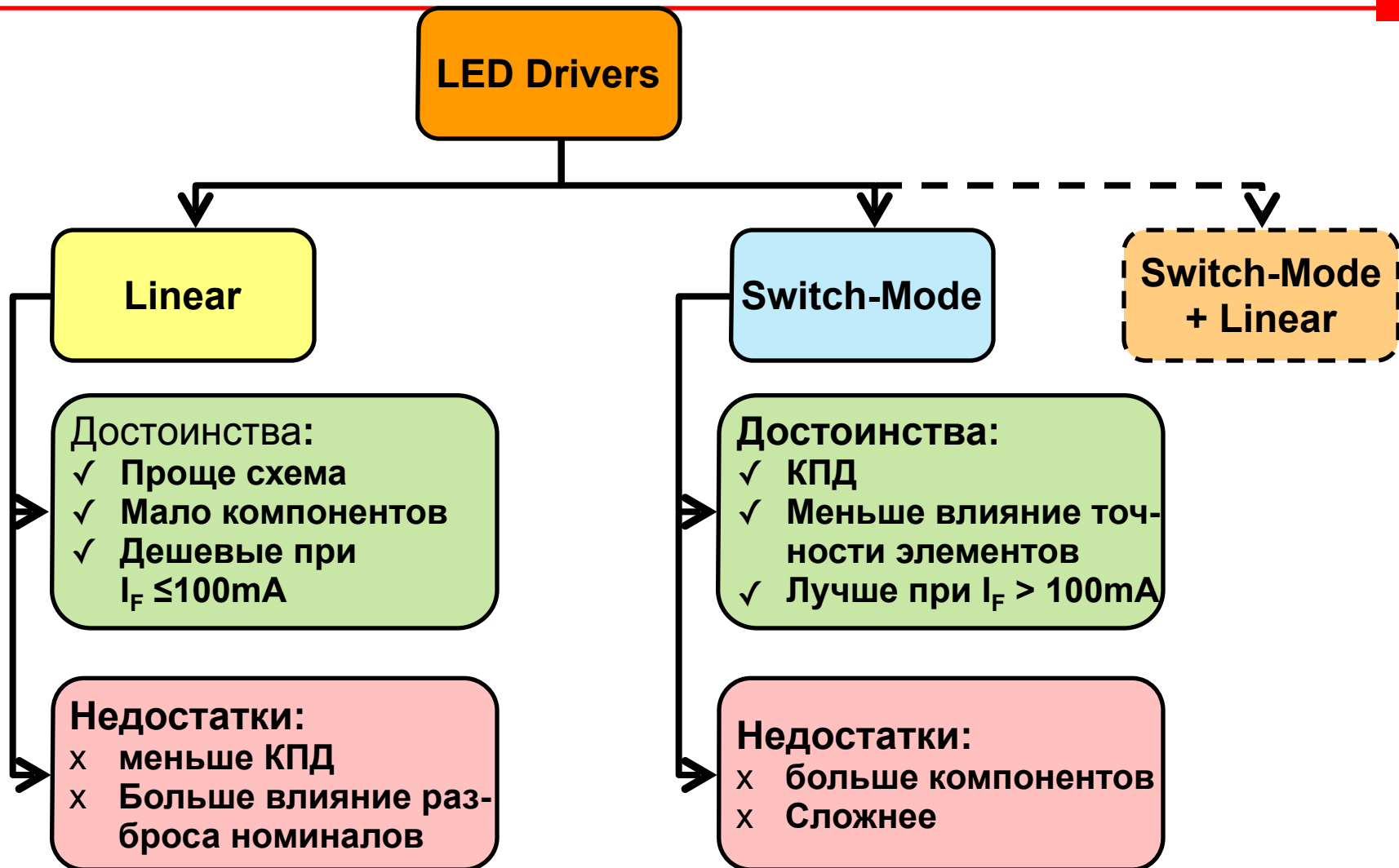
$$\frac{\Delta V_F}{\Delta I_F} \sim 0.05 \times \frac{V_F}{I_F}$$

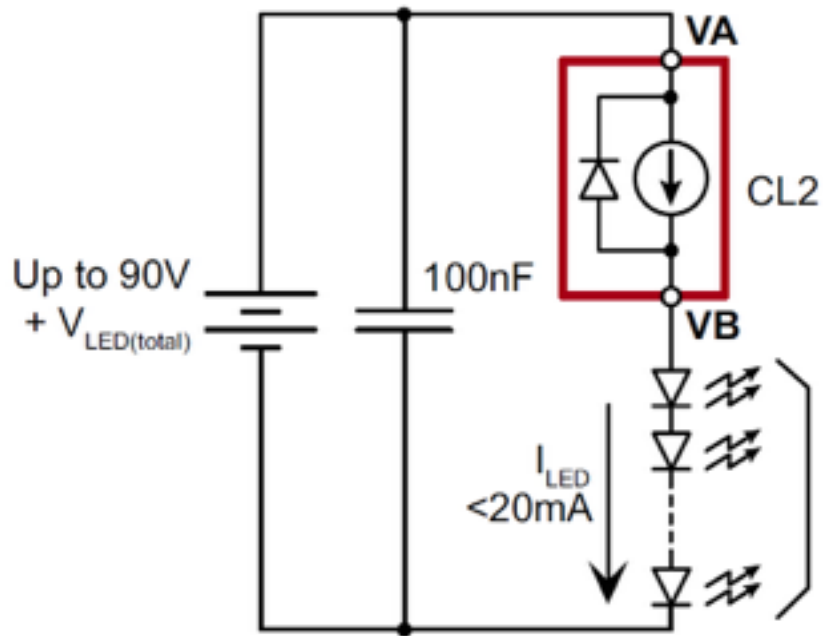


Итоги

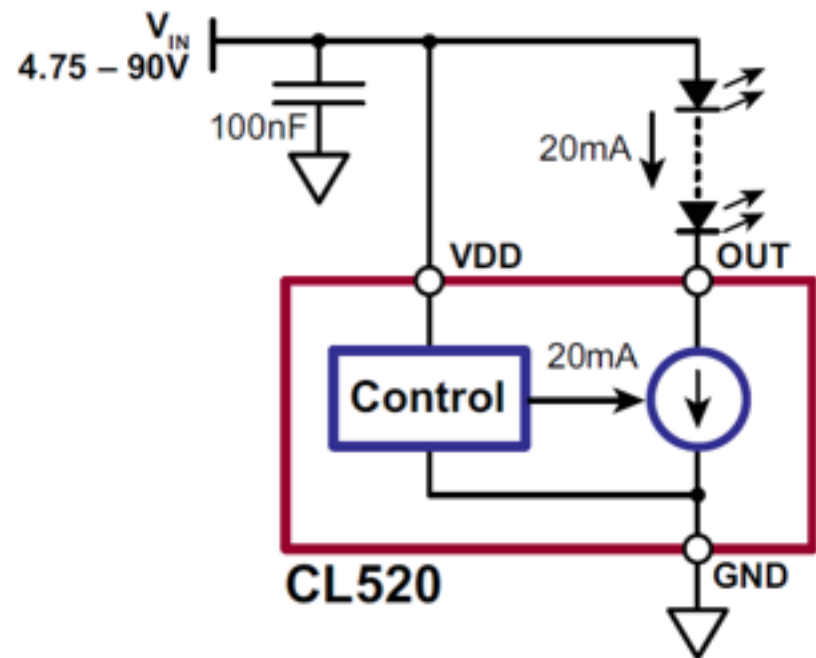


- ★ Питать светодиоды током с контролируемыми пульсациями
- ★ Предпочтительно последовательное соединение светодиодов для предотвращения теплового пробоя
- ★ Светодиоды выглядят как низкоомный резистор





$$VA - VB = 4V \text{ min}$$



$$V_{OUT} - GND = 1V \text{ min}$$



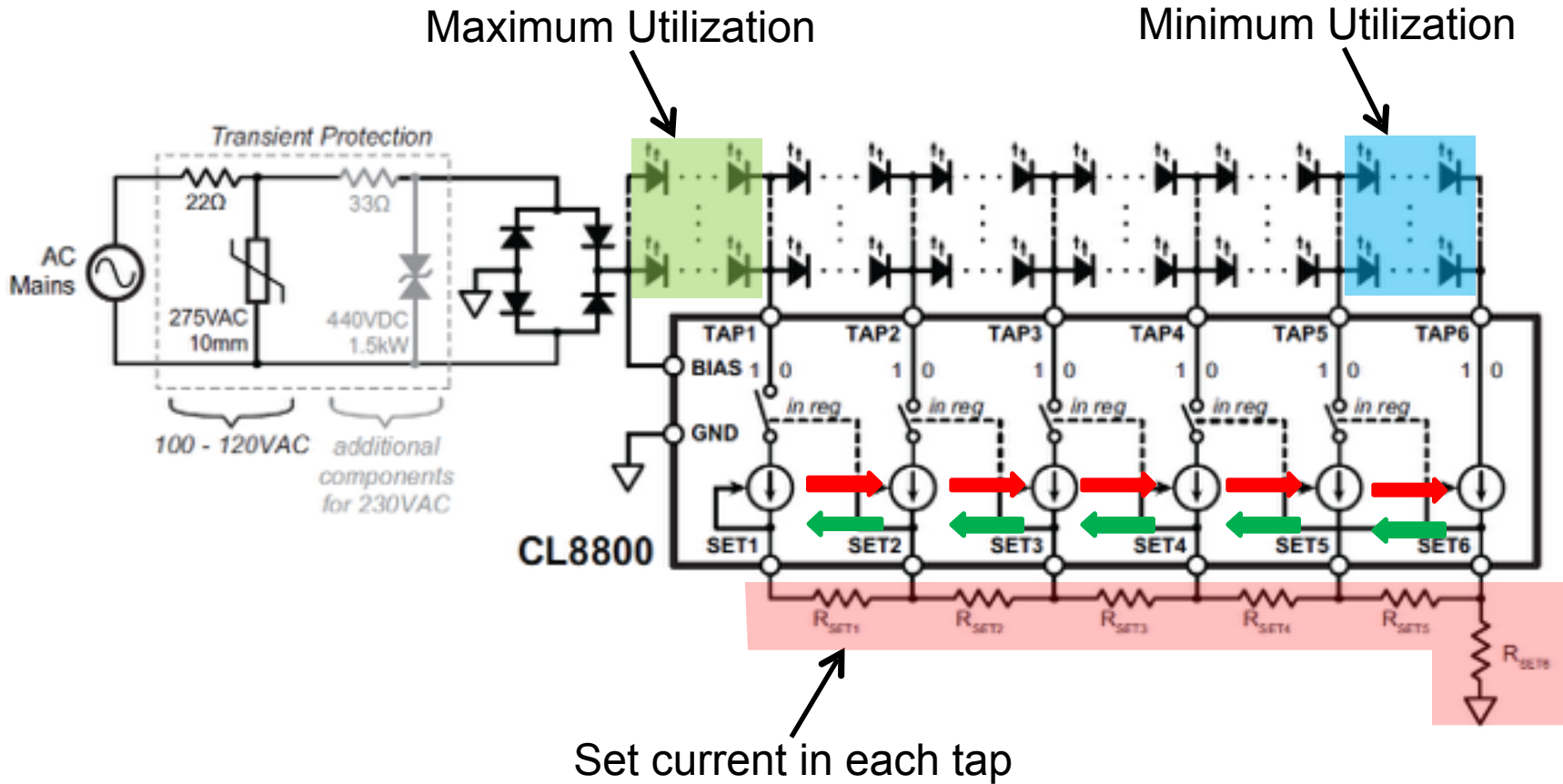
Sequential Linear LED Driver



- ★ Разработан для работы от выпрямленного сетевого напряжения
- ★ Имеет несколько отводов
- ★ Отводы переключаются для минимизации потерь



Sequential Linear Driver



Достоинства:

- ✓ Мало компонентов
- ✓ Низкая цена
- ✓ Не нужно фильтров
- ✓ Высокая эффективность
- ✓ Хороший КМ и низкие искажения
- ✓ Не нужны индуктивности или высоковольтные конденсаторы
 - ✓ Малый размер ПП

Недостатки:

- х Низкое использование светодиодов
- х Нет гальванической развязки от сети
- х Нет конденсатора для фильтрации пульсаций
- х Мерцание – частота пульсаций светового потока 100Гц
- х Эффективен в узком диапазоне входных напряжений



NV9805

двухстадийный драйвер

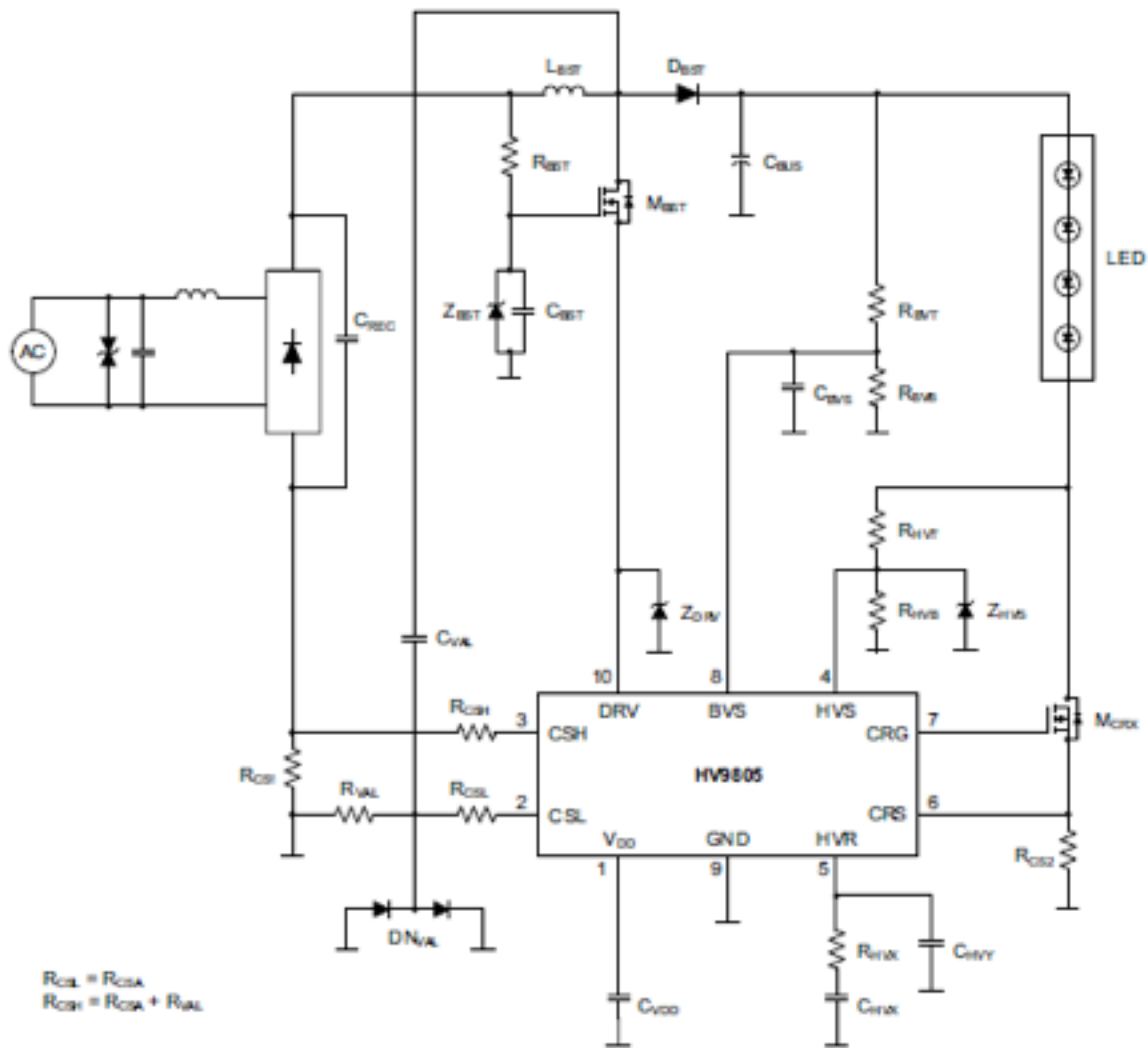
▣ PFC Boost converter (1^я стадия)

- ▣ рассчитан на 25W(120VAC), 50W(230VAC)
- ▣ не требуется доп. рбмотка для получения Vdd - проще/дешевле индуктивность

▣ Linear post-regulator (2^я стадия)

- ▣ постоянный ток на питание светодиодов ($\pm 4\%$)
- ▣ высокая индуктивность
- ▣ защищает светодиоды от перенапряжения на входе

Типовая схема



★ Три основных топологии

- * Buck

- * Input Voltage > Output Voltage

- * Boost

- * Input Voltage < Output Voltage

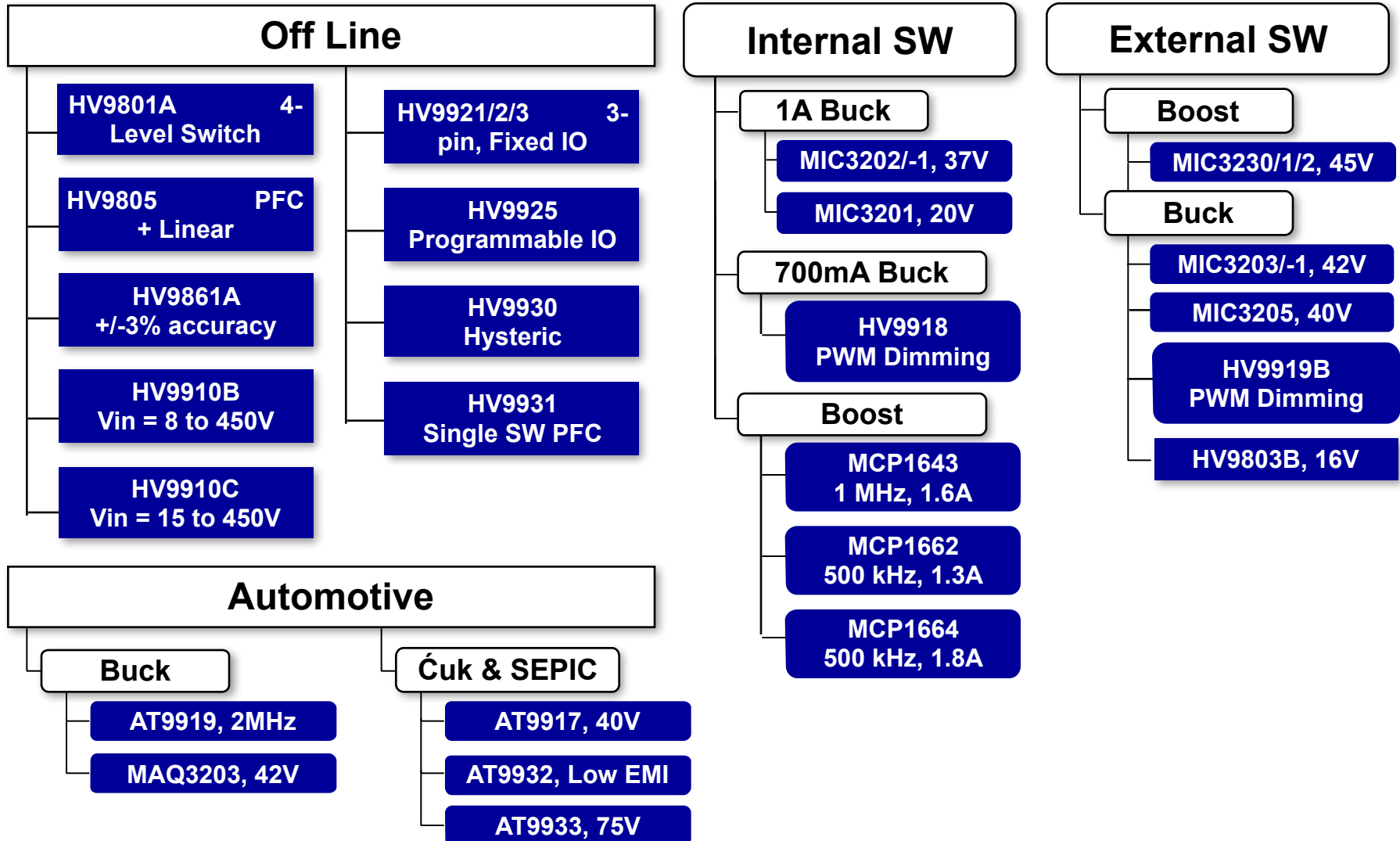
- * Buck-Boost

- * Input Voltage \geq Output Voltage

- * Input Voltage \leq Output Voltage



General Purpose & Automotive LED Drivers

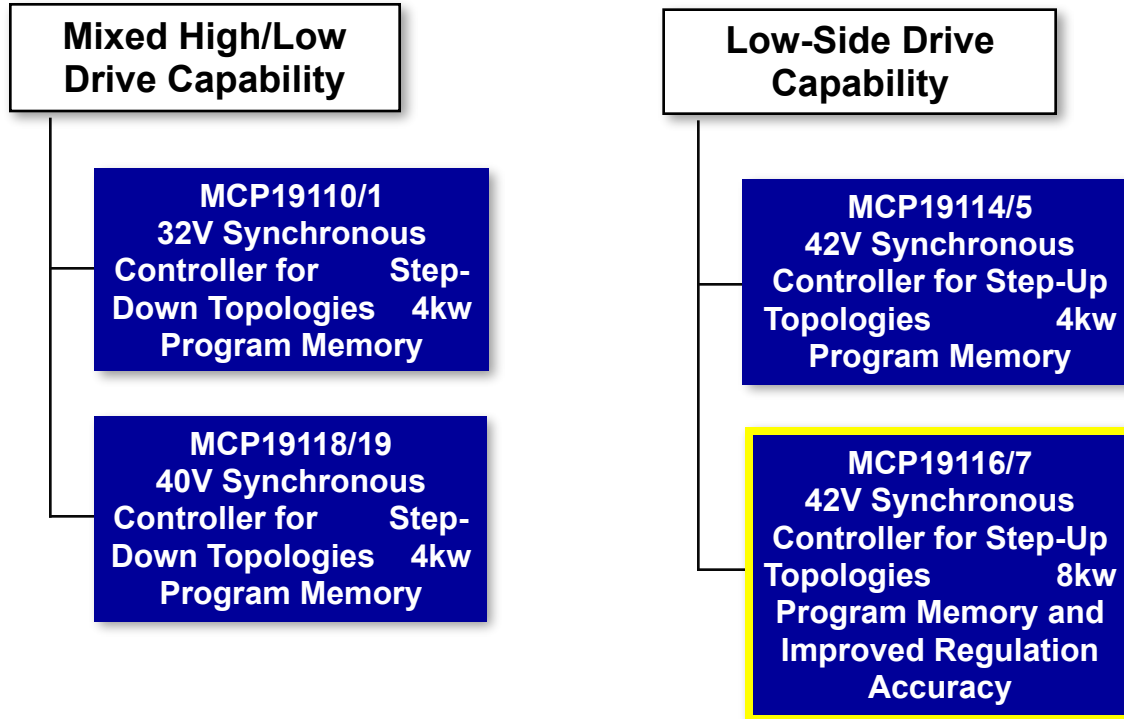




Решения на гибридных контроллерах

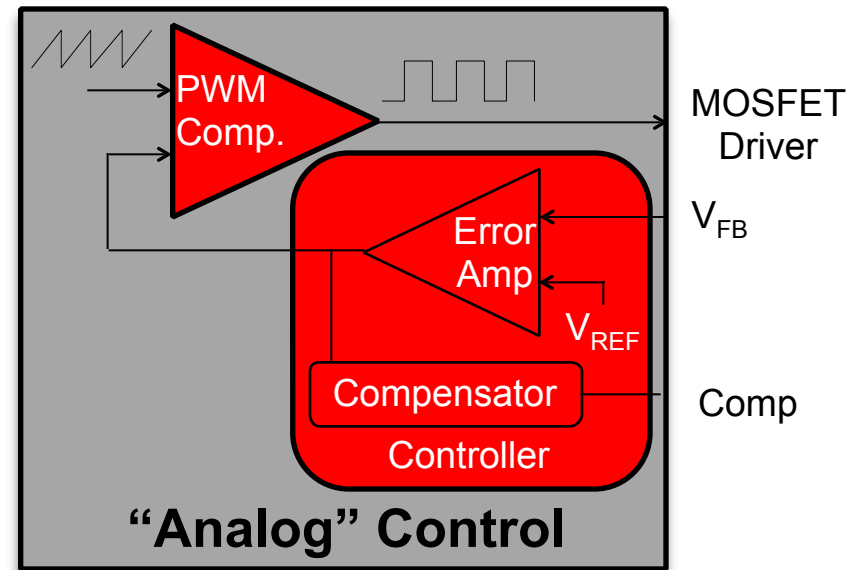
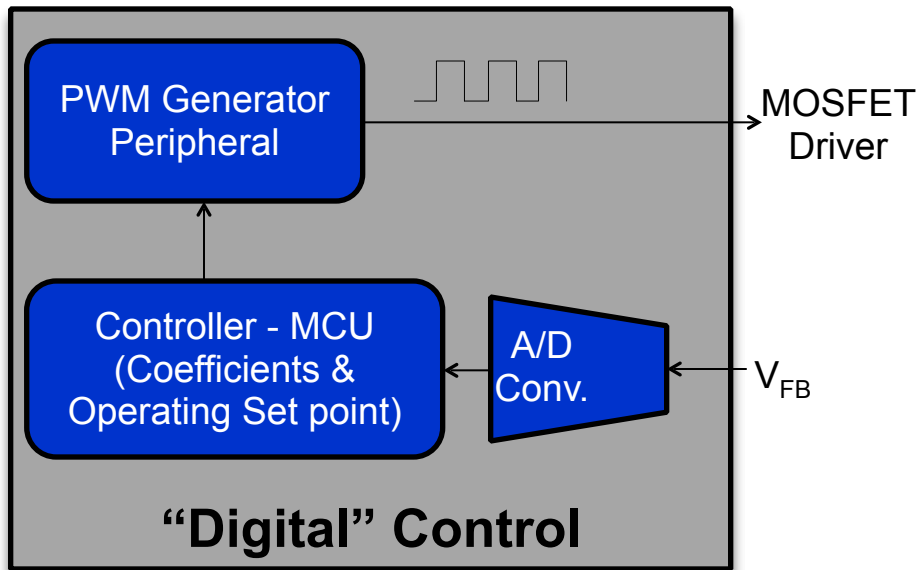
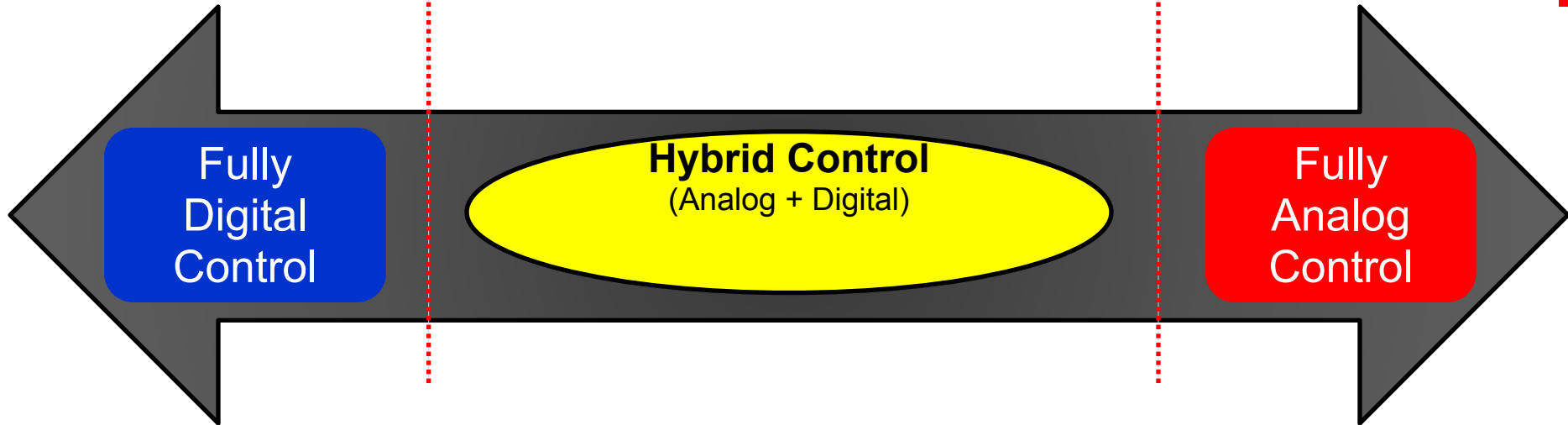


Digitally-Enhanced Power Analog Controllers



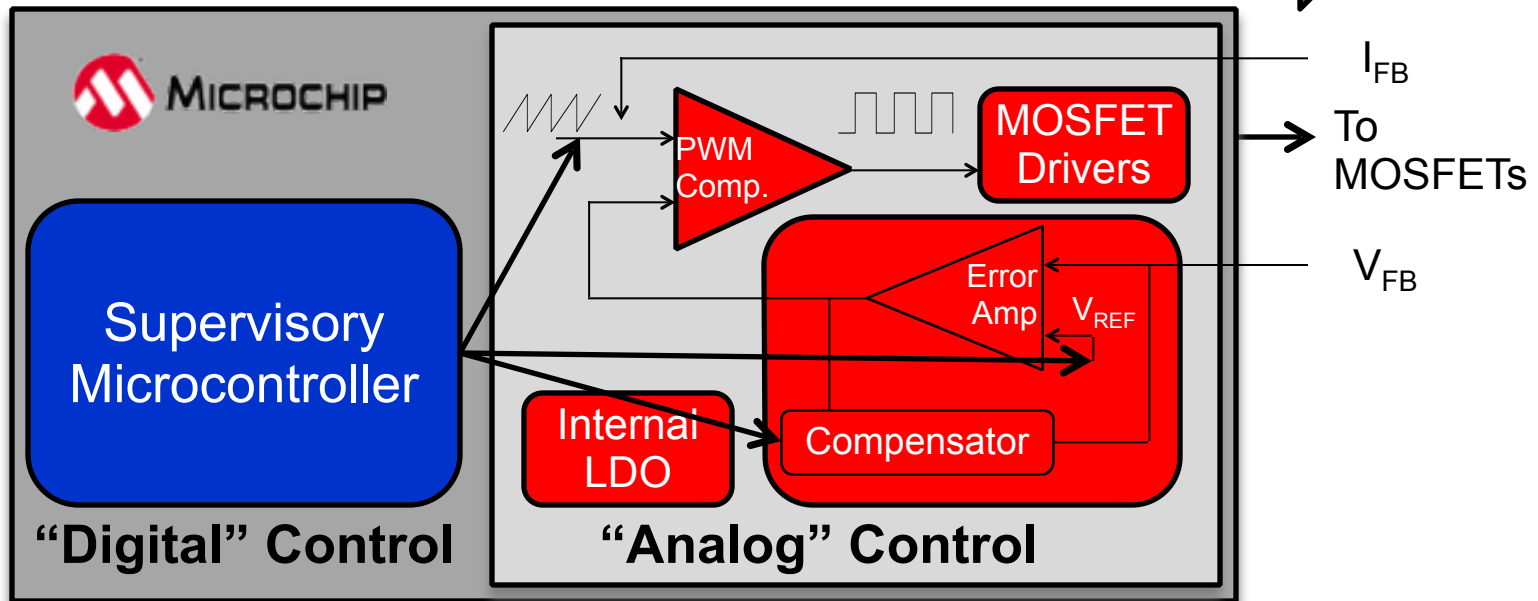
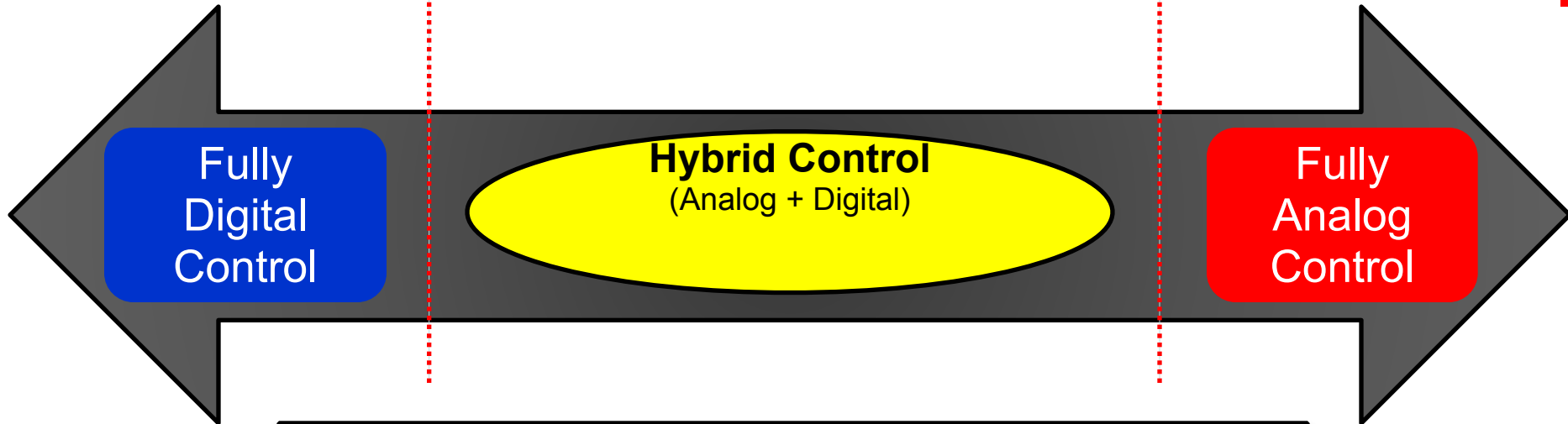


What is Digitally-Enhanced Power Analog?





What is Digitally-Enhanced Power Analog?





Hybrid Controllers



- ★ **Уникальность: Быстродействие Аналоговой схемы с Цифровым управлением!**
- ★ **Цифровой интерфейс**
 - ★ Возможно управление и конфигурирование!
- ★ **Широкий диапазон входных напряжений**
- ★ **Интеграция → Маленький & Автономный**
 - ★ Аналоговый ШИМ контроллер, PIC™ МК, Синхронные MOSFET драйвера, LDO, Low-Side Controller



Digitally Enhanced Power Analog Portfolio



	MCP19114/5	MCP19116/7	MCP19110/1	MCP19118/9	MCP19124/5
Integrated PIC™ MCU	Yes	Yes	Yes	Yes	Yes
Power Topologies Supported	<i>Boost, SEPIC, Ćuk, Flyback</i>	<i>Boost, SEPIC, Ćuk, Flyback</i>	<i>Sync Buck</i>	<i>Sync Buck</i>	<i>Boost, SEPIC, Ćuk, Flyback</i>
Input Voltage	<i>4.5 – 42V</i>	<i>4.5 – 42V</i>	<i>4.5 - 32V</i>	<i>4.5-40V</i>	<i>4.5 – 42V</i>
Output Voltage	<i>1V – 200V*</i>	<i>1V – 200V*</i>	<i>0.6V – 90%*V</i>	<i>0.6V – 90%*V</i>	<i>1V – 200V*</i>
Peak Current Mode Control Loop Configuration	<i>One Loop - Current Regulation</i>	<i>One Loop - Current Regulation</i>	<i>One Loop - Voltage Regulation</i>	<i>One Loop - Voltage Regulation</i>	<i>Dual Loops – Voltage or Current Reg.</i>
Compensation	<i>External</i>	<i>External</i>	<i>Internal</i>	<i>Internal</i>	<i>External (x2)</i>
Switching Freq	<i>32kHz – 2MHz, QR Mode</i>	<i>32kHz – 2MHz, QR Mode</i>	<i>100kHz – 1.6MHz</i>	<i>100kHz – 1.6MHz</i>	<i>32kHz – 2MHz, QR Mode</i>
Flash Memory	<i>4kW</i>	<i>8kW</i>	<i>4kW</i>	<i>4kW</i>	<i>4kW</i>
Communication Interface	<i>I² PMBus™ Capable</i>	<i>I² Optionally PMBus™ Capable</i>	<i>I² PMBus™ Capable</i>	<i>I² PMBus™ Capable</i>	<i>I² PMBus™ Capable</i>
GPIO Available	<i>9/13</i>	<i>9/13</i>	<i>10 / 14</i>	<i>10 / 14</i>	<i>9/13</i>

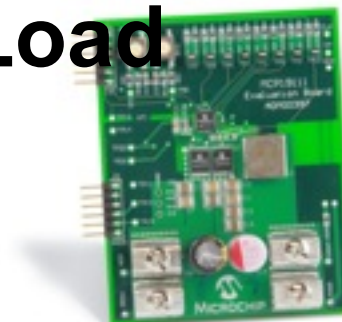
* With resistive divider network for feedback signals



Typical Applications



- ★ Источники питания, Point-of-Load
- ★ Модули питания
- ★ USB - зарядники
- ★ Зарядка батарей
- ★ Светодиодные драйвера



MCP19111 Evaluation Board
(Part # ADM00397)





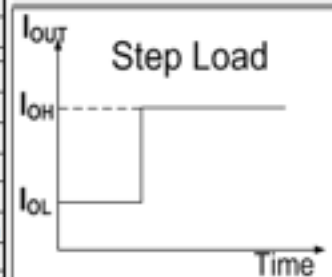
Design Analyzer MCP19110/1



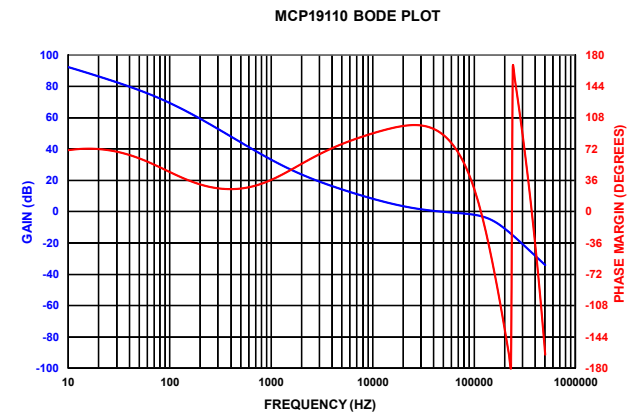
- ★ Excel-файл для расчета параметров
- ★ Задание параметров и расчет пассивных компонент (L и C) и цепей компенсации

MICROCHIP				
MCP19111 DESIGN ANALYZER				
Input Parameters for Design				
Parameter	Designator	Value	Units	Notes
Input Voltage	V_{IN}	12	V	$4.5 \leq V_{IN} \leq 30$
Output Voltage	V_{OUT}	1.8	V	$0.6 \leq V_{OUT} \leq 3.6$
Output Current	I_{OUT}	30	A	$0 \leq I_{OUT} \leq 30$
Switching Frequency	F_S	300	kHz	$100 \leq F_S \leq 1200$
Input Voltage Ripple	V_{RIN}	100	mV	
Minimum Input Voltage	V_{IN_MIN}	12	V	$4.5 \leq V_{IN_MIN} \leq V_{IN}$
Step Load Parameters				
High Output Current	I_{OH}	7.5	A	
Low Output Current	I_{OL}	2.5	A	
Output Voltage Overshoot		100	mV	

Use Default EVAL Board Components and Compensation



Use Recommended Components and Compensation





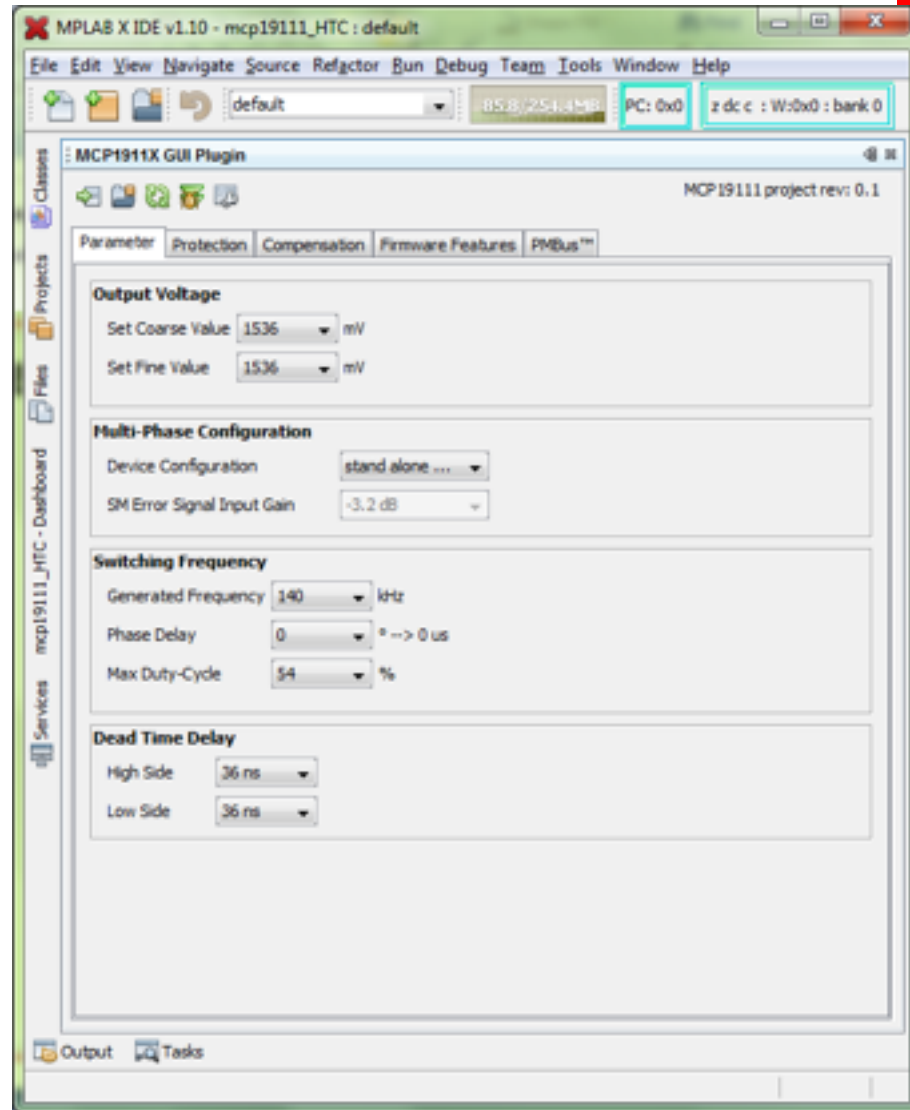
Power Supply Evaluation MCP19111



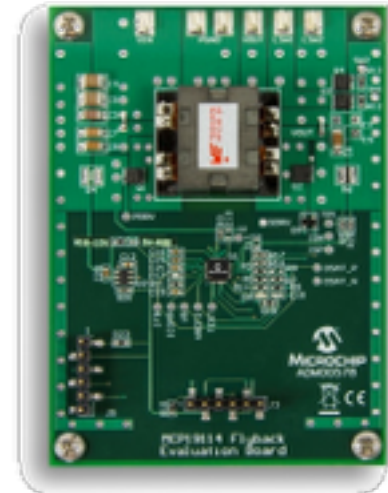
★ GUI для упрощения программирования стандартного импульсного источника питания

★ GUI в MPLAB X (plugin)

★ Поддержка PICKIT3 и ICD3 (Program/ Debug)



- ★ Поддержка “специальных” нагрузок, функционирования и требований
- ★ Различные топологии преобразований включая boost, flyback, synchronous flyback, SEPIC и Cuk
- ★ Поддержка режимов с фиксированной частотой и квазирезонансного режима
- ★ Встроенный МК, после конфигурации Аналогового контроллера, может использоваться как обычный контроллер общего применения



MCP19114 Evaluation Board
PN: ADM00578 US\$49.99

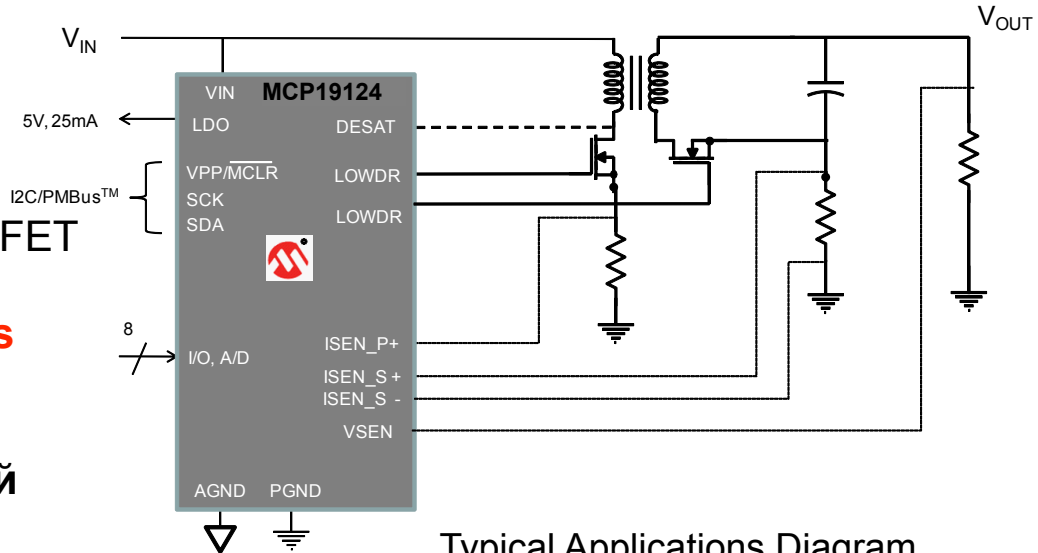


MCP19124/5

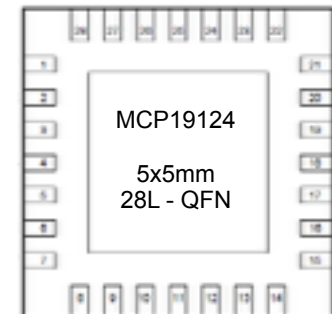
Digitally-Enhanced, Synchronous Low-Side PWM Controller with Integrated MCU and MOSFET Driver



- ★ Одноканальный ИИП
- ★ Диапазон V_{IN} : 4.5В до 42.0В
 - ★ 48V Load Dump Capability
- ★ Частота перекл.: 32кГц ...2МГц
- ★ интегрированный драйвер MOSFET
- ★ Внешняя компенсация
- ★ **Two Independent Control Loops**
 - ★ Петля управления U с V_{ref}
 - ★ Петля управления I с I_{ref}
- ★ **Полностью программируемый**
 - ★ Встроенное ядро PIC
 - ★ Поддержка MPLAB X, конфигурационное GUI
 - ★ 4K слов Flash, 256B ОЗУ
 - ★ Настраиваемые Current limit/ULVO/OVLO/...
 - ★ До 13 портов В/В
 - ★ Интерфейс для связи I²C™
- ★ Температурный диапазон: -40°C to +125°C
- ★ Корпуса:
 - ★ QFN 4x4mm – 24L, QFN 5x5mm – 28L



Typical Applications Diagram



★ Статус: **в производстве**



MCP19124/5



- ★ **Повышающие (boost) преобразователи обычно применяются в:**
 - ★ **Источники питания**
 - ★ **Повышение до 5В -24В**
 - ★ **Заряд батарей и Суперконденсаторов**
 - ★ **Управление выходным напряжением или током, контроль температуры батареи, поддержка любых типов батарей (химии) или профиля заряда**
- ★ **Может управлять топологиями boost, SEPIC, flyback, forward и Cuk, с постоянным током или постоянным напряжением**
- ★ **многие типы батарей требуют переключение между Заряд постоянным током - Заряд постоянным напряжением**
- ★ **Поддерживает квазирезонансный режим**



Решения на микроконтроллерах

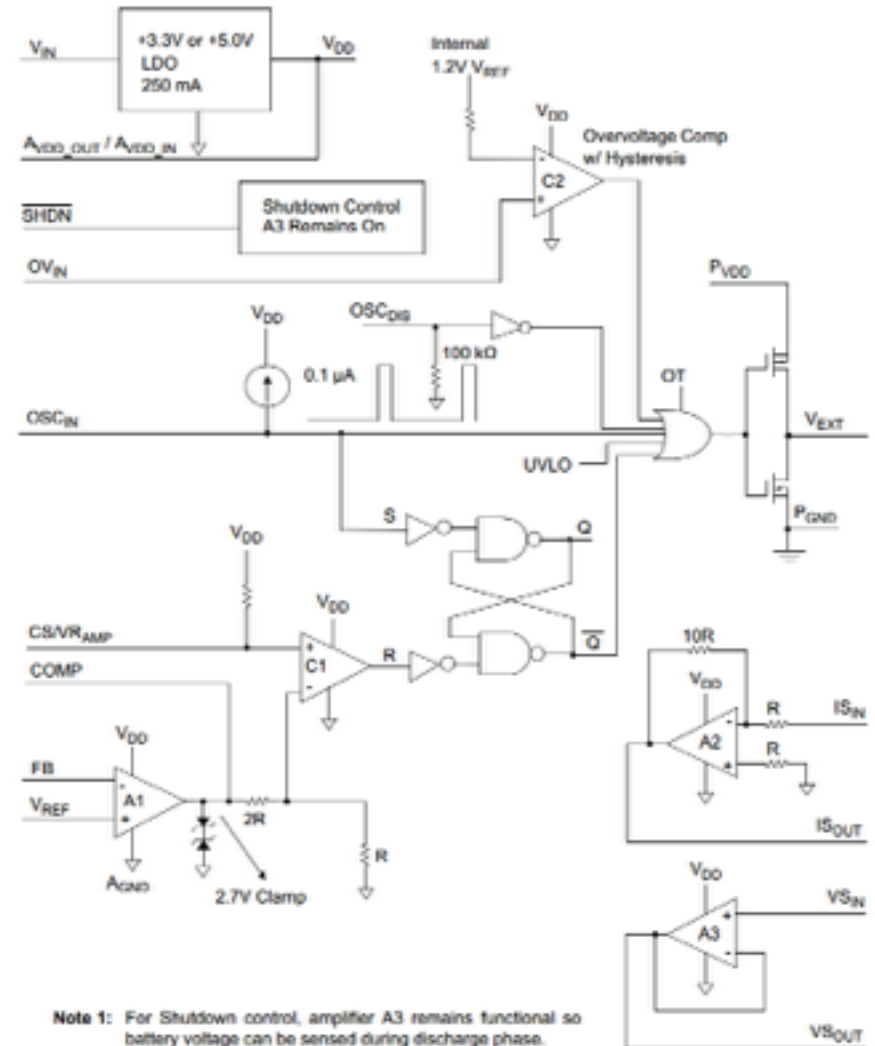


MICROCHIP

**Разработка Интеллектуальных
источников питания с
использованием ПНЯ***

***ПНЯ – Периферия Независимая от Ядра**

- ★ Обычно используются ASIC
- ★ Свойства задаются встроенными блоками или внешними компонентами
- ★ выходной режим задается внешней схемой
- ★ Все функции определены трассировкой
- ★ Итог = Низкая цена решения



★ Over-voltage shutdown

- ★ Компаратор следит за V_{out} и выключает генератор при перенапряжении

★ Under-voltage lockout

- ★ Компаратор следит за V_{in} и держит генератор выключенным пока V_{in} меньше V_{in-min}

★ Soft-Start

- ★ RC-цепочка замедляет генератор при старте

★ Current Limit

- ★ Компаратор или ОУ ограничивают ток индуктивности до I_{max}

★ Thermal Shutdown

- ★ Термистор и компаратор следят за температурой и выключает генератор





Не поддерживаемые функции



- ★ Slope Compensation (внешний транзистор + RC)
- ★ Переключение Continuous/Discontinuous Mode
- ★ Программирование выходного напряжения
- ★ Программирование ограничения тока
- ★ Программирование ограничения максимума скважности
- ★ Ограничение тока при перегреве
- ★ Последовательность включения/выключения
- ★ Джиттер частоты переключения
- ★ Мониторинг КПД



Это было раньше, что сейчас



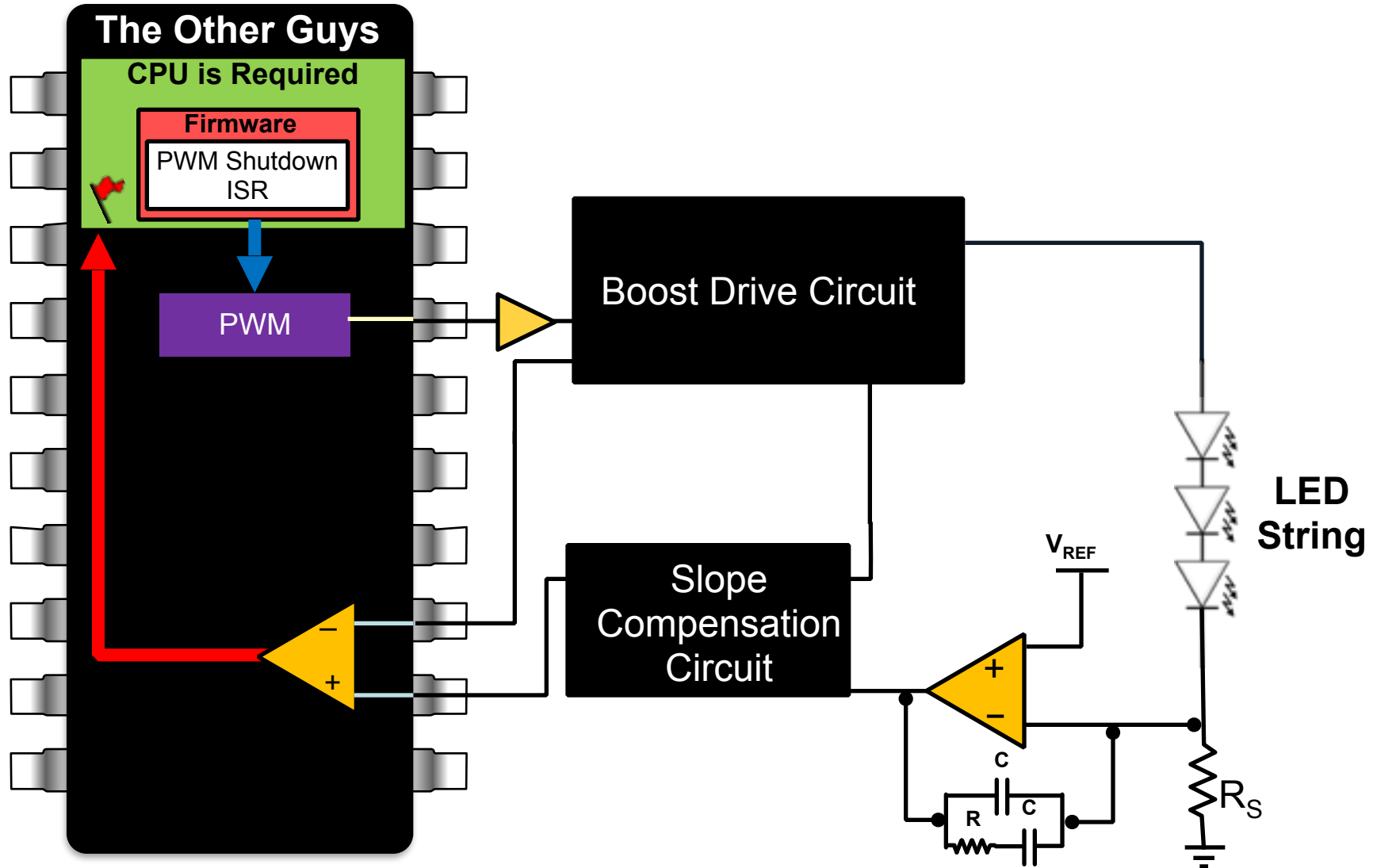
★ Раньше

- ★ ASICs предоставляют основные функции
- ★ Большинство параметров задаются внешними компонентами
- ★ Режим работы задан жестко
- ★ Дополнительные функции реализуются микросхемой и внешними элементами

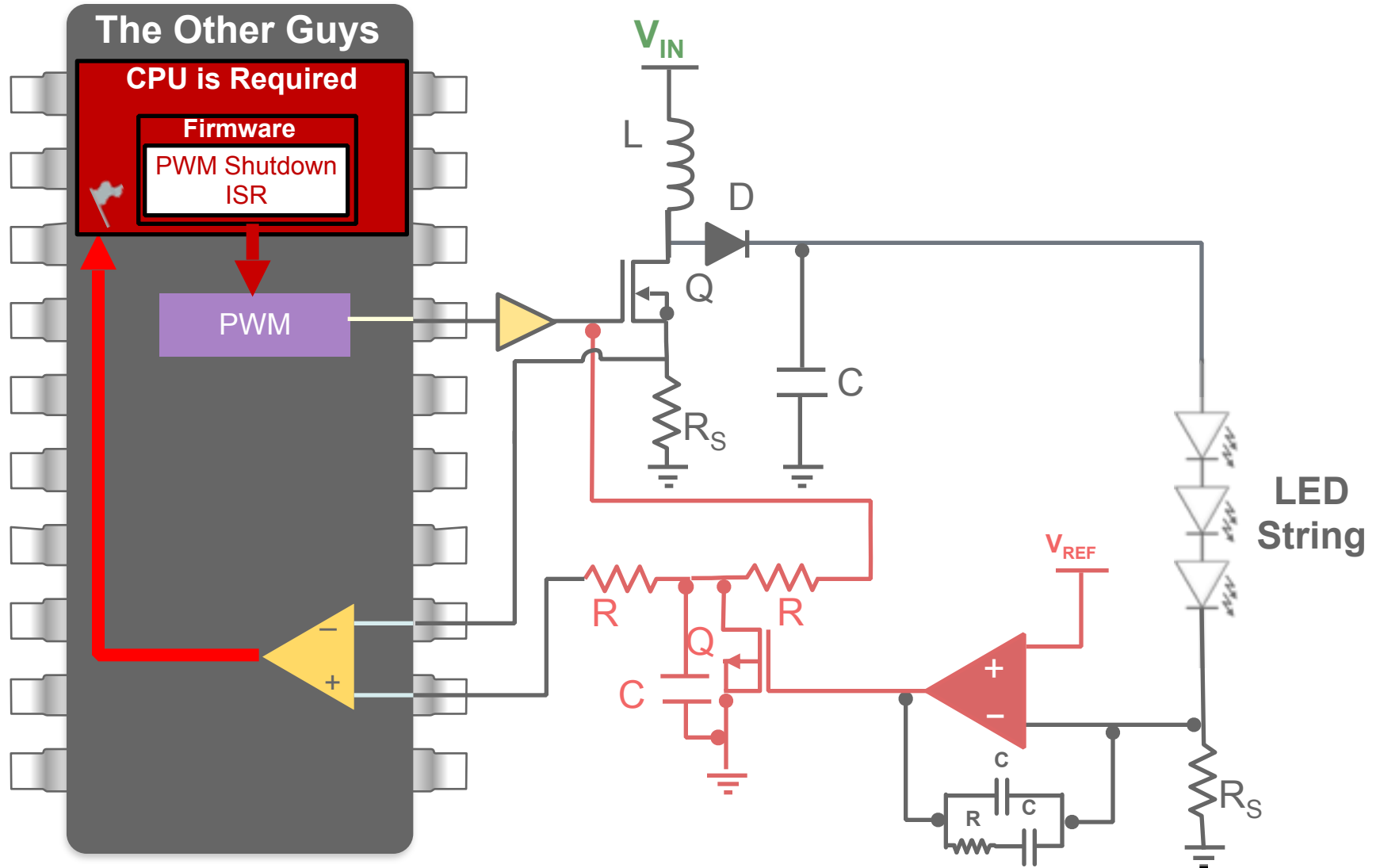
★ Сейчас

- ★ Независимая периферия (CIP) предоставляет все управляющие функции
- ★ Конфигурация и управление доступны в реальном времени через программу
- ★ Режим работы программируется через CIP
- ★ Дополнительные функции реализуются через CIP и программно

“Typical” Solution



“Typical” Solution



★ **Миниатюрные корпуса 20-выводов:**

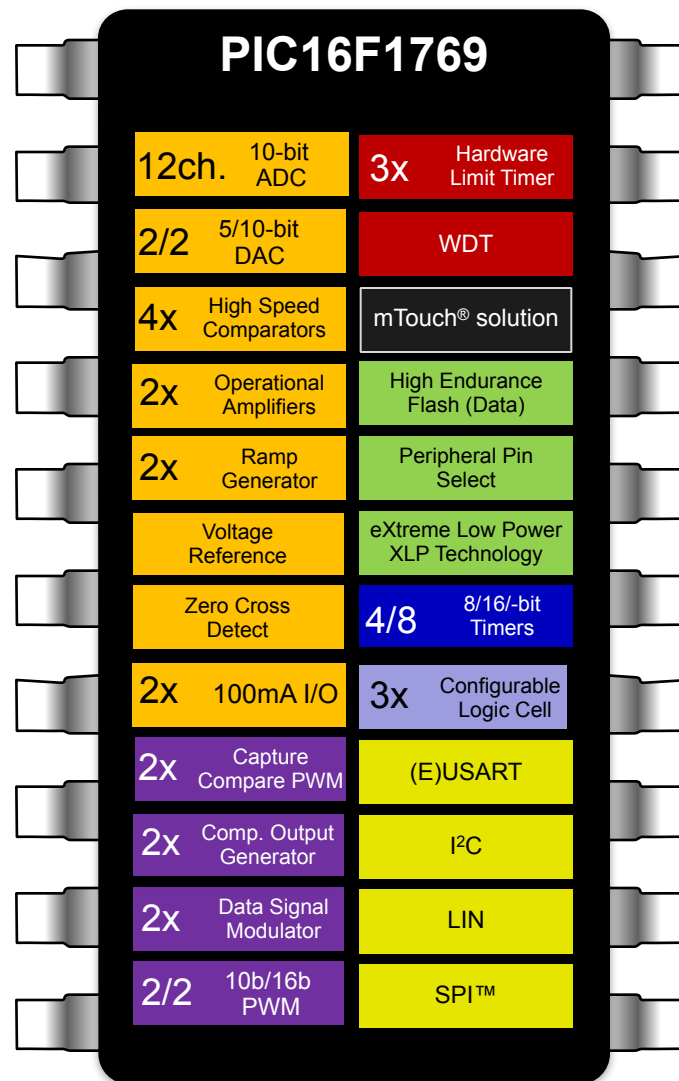
- ★ PDIP, SOIC, SSOP, QFN, UQFN

★ **Память:**

- ★ 14KB Flash
- ★ 1KB RAM
- ★ 128B HEF with 100K Erase/Write Cycles

★ **Характеристики**

- ★ Программируемая частота от 32 кГц до 32 МГц
- ★ от 1.8В (LF) до 5.5В (F)
- ★ от -40 до 125°C (extended) температурный диапазон
- ★ 50 нА ток в SLEEP
- ★ 35 мкА/МГц в активном режиме





Обзор интеллектуального источника

★ Управление

- ★ Управление конфигурацией

★ Мониторинг

- ★ Измерение тока, напряжения временных параметров

★ Связь

- ★ Общение с контролирующим оборудованием

★ Автоматизация функций

- ★ Быстрый отклик на изменение условий

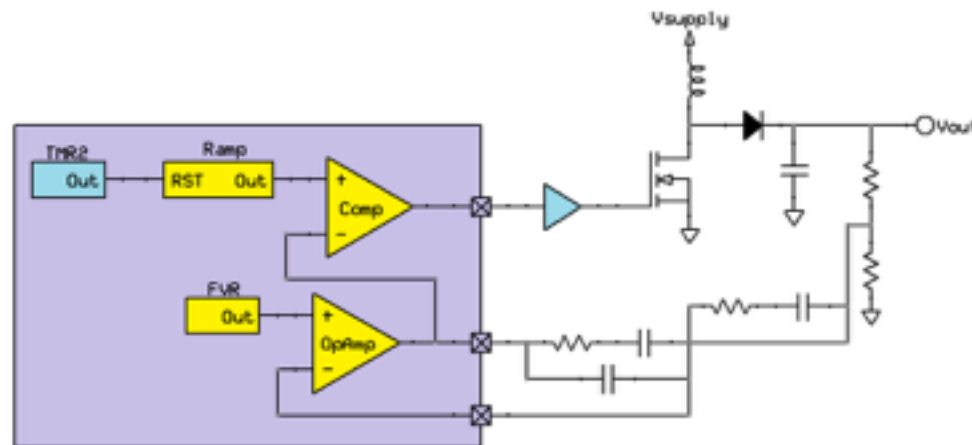




Configuration and Control

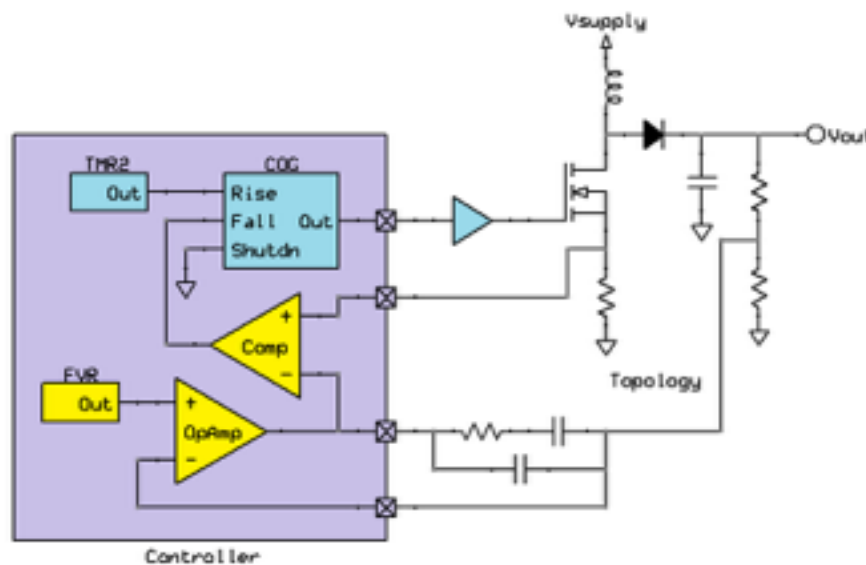
★ Voltage Mode

- ★ Ошибка по напряжению изменяет скважность (ШИМ)



★ Current Mode

- ★ Контроль тока силовой индуктивности





SMPS. Режимы работы



★ Гистерезисное управление (Hysteretic Control)

- ★ Вкл/Выкл ШИМ в зависимости от вых.напряжения
- ★ Прерывистый ток в индуктивности (I_L достигает нуля)

★ Пропорциональное (Proportional Control)

- ★ Переменная база ШИМ зависит от выходного напряжения и активного фильтра обратной связи
- ★ Непрерывный ток в индуктивности



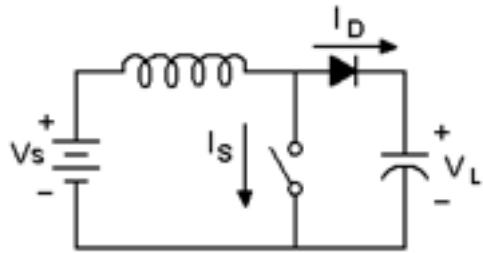
Buck, Boost, Sepic



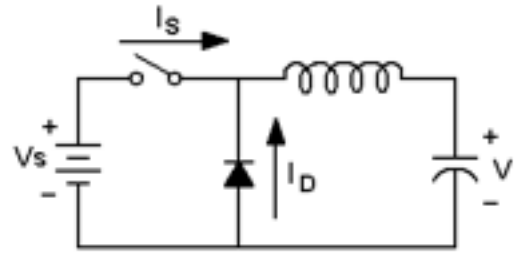
Inductive Buck & Boost



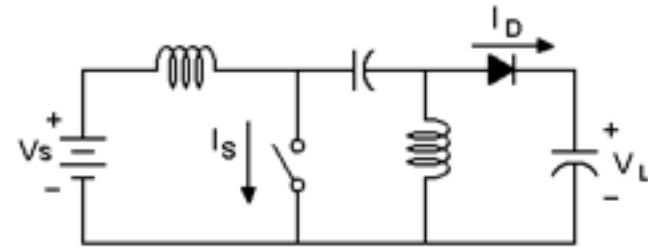
- ★ Наиболее используемые топология ИИП
- ★ Одна индуктивность
- ★ Используются оба режима
 - ★ по току и напряжению
 - ★ Гистерезис и пропорциональное управление
 - ★ режим по напряжению с пропорциональным управлением применяется редко
 - ★ Гистерезисный по напряжению (низкая цена)



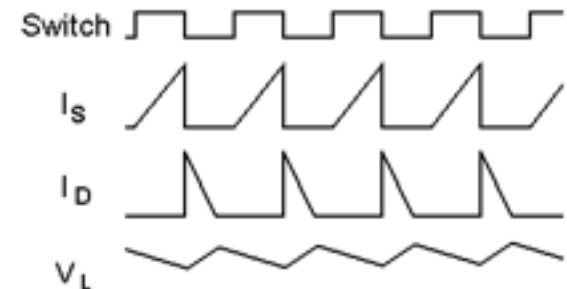
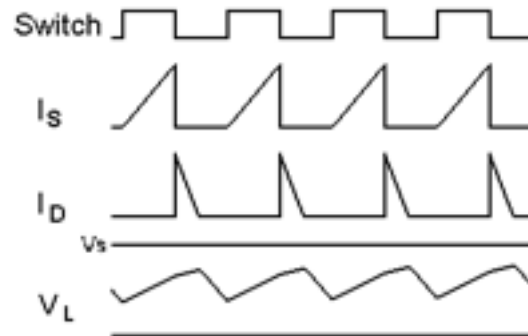
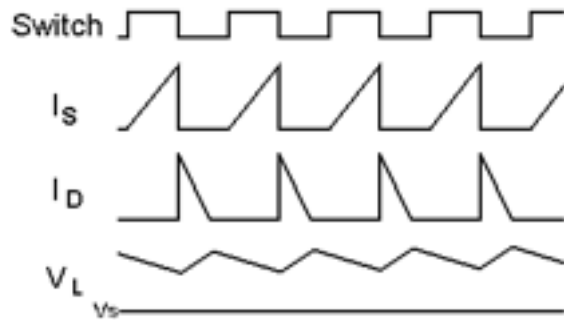
Boost Topology



Buck Topology

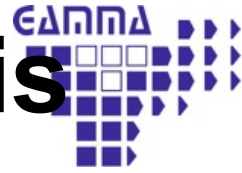


Sepic Topology

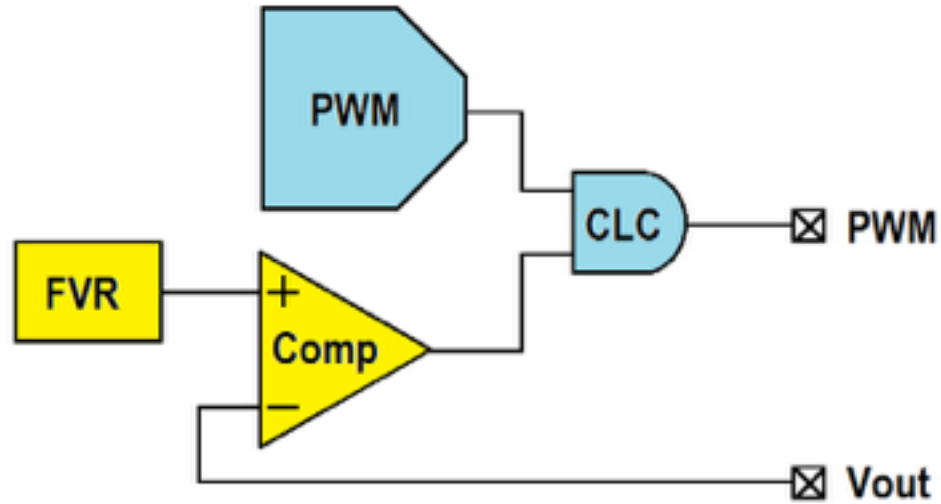




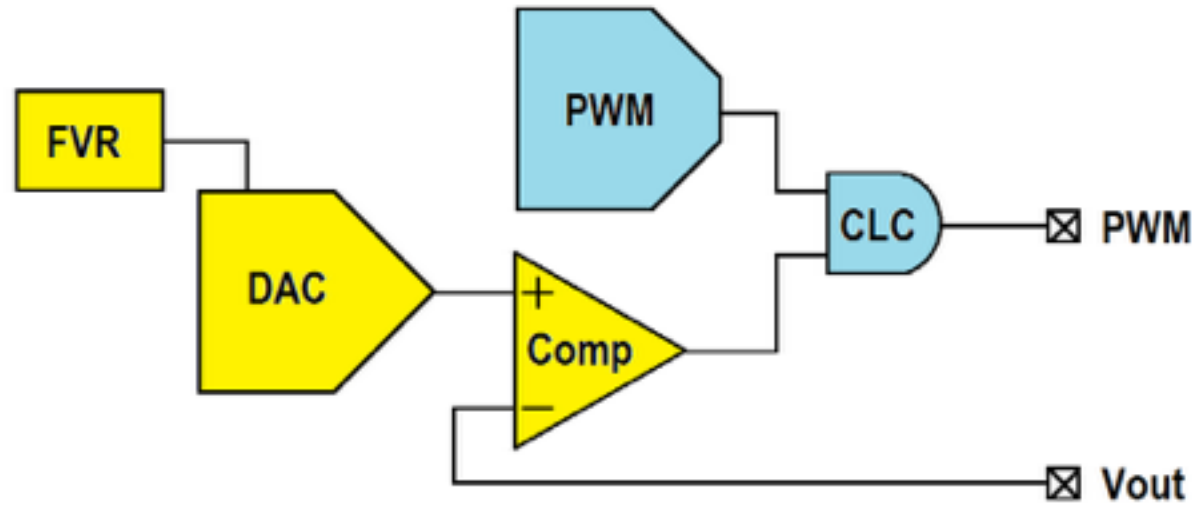
Voltage Mode Hysteresis



Fixed Voltage

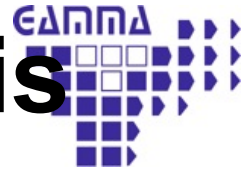


Variable Voltage

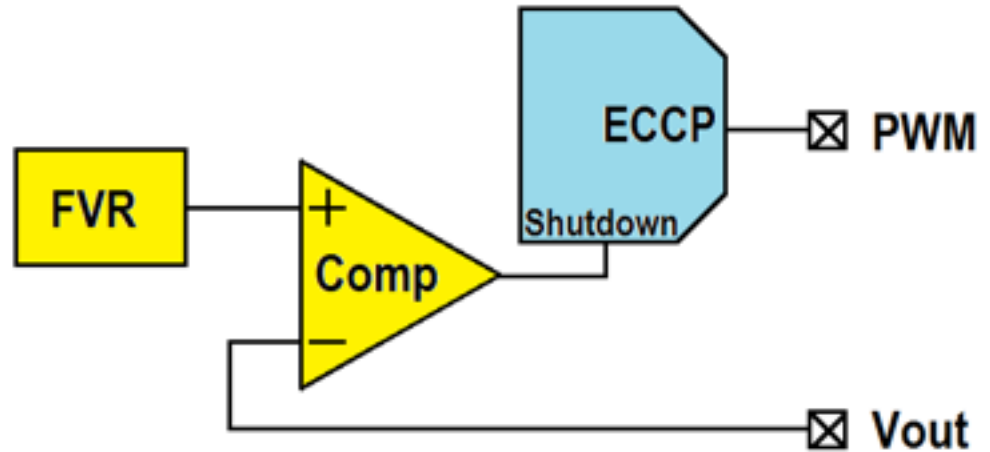




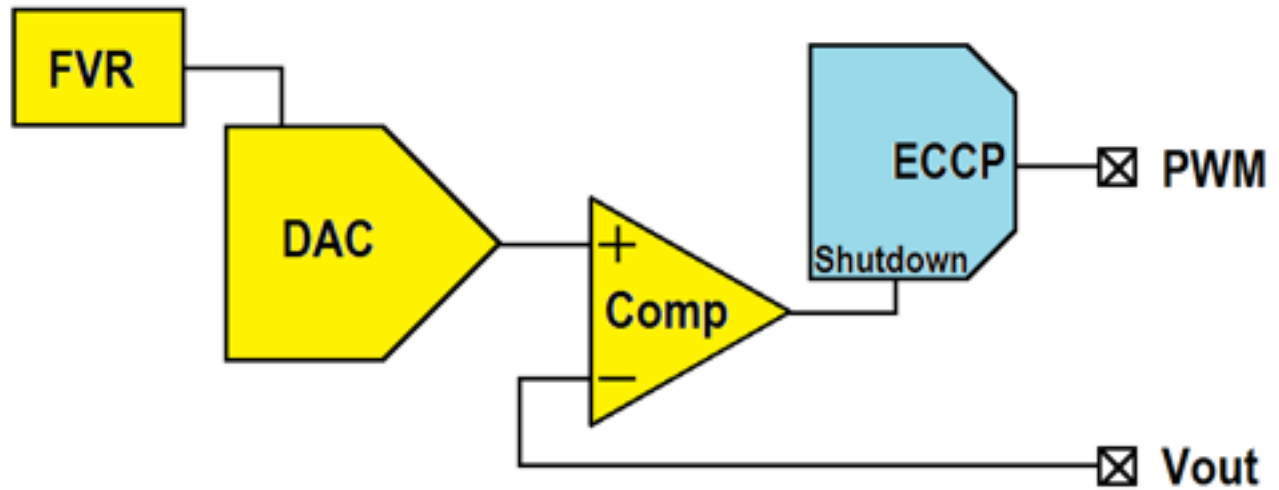
Voltage Mode Hysteresis



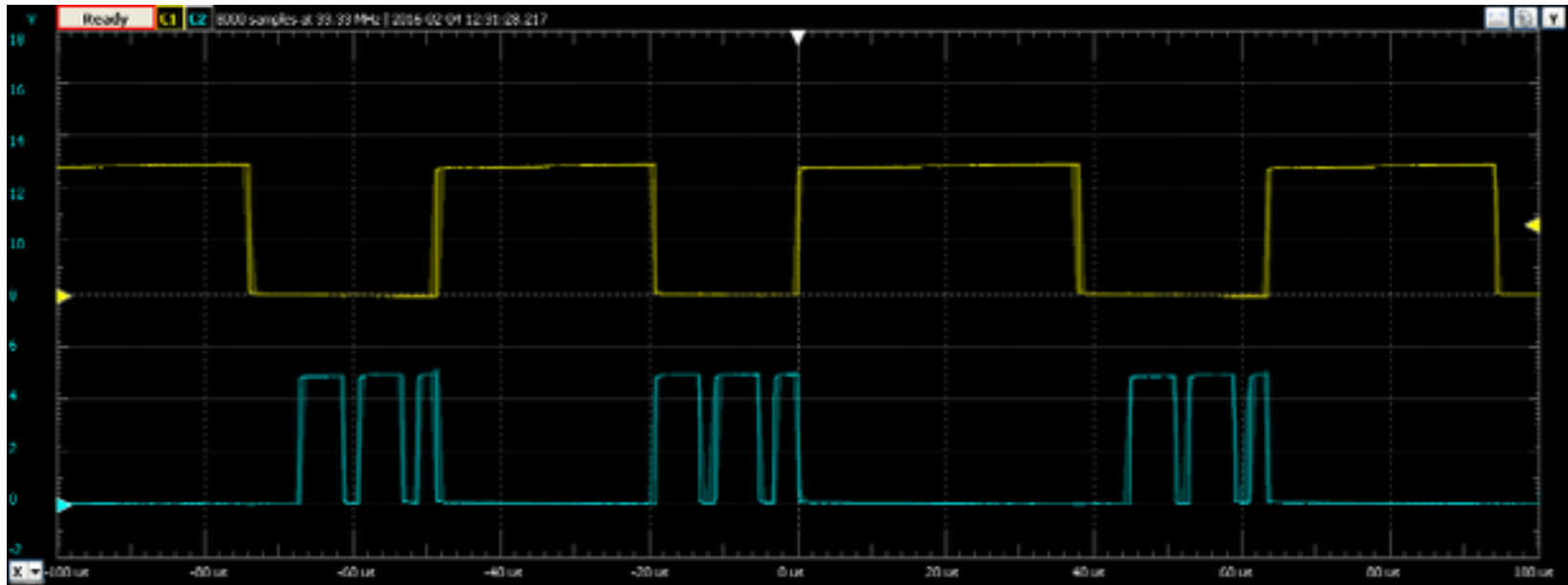
Fixed Voltage



Variable Voltage



VOLTAGE MODE HYSTERESIS





Voltage Mode Proportional



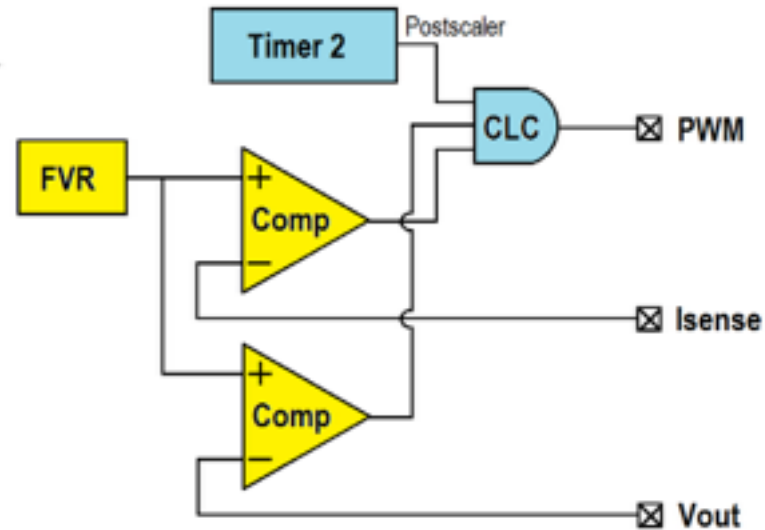
- ★ Сейчас такая топология используется редко
 - ★ При запуске индуктивность может насыщаться
 - ★ При КЗ по выходу индуктивность может насыщаться
 - ★ Такая топология требует генератор пилообразного напряжения (можно сделать на CLC или PRG)
 - ★ Нестабильная ОС



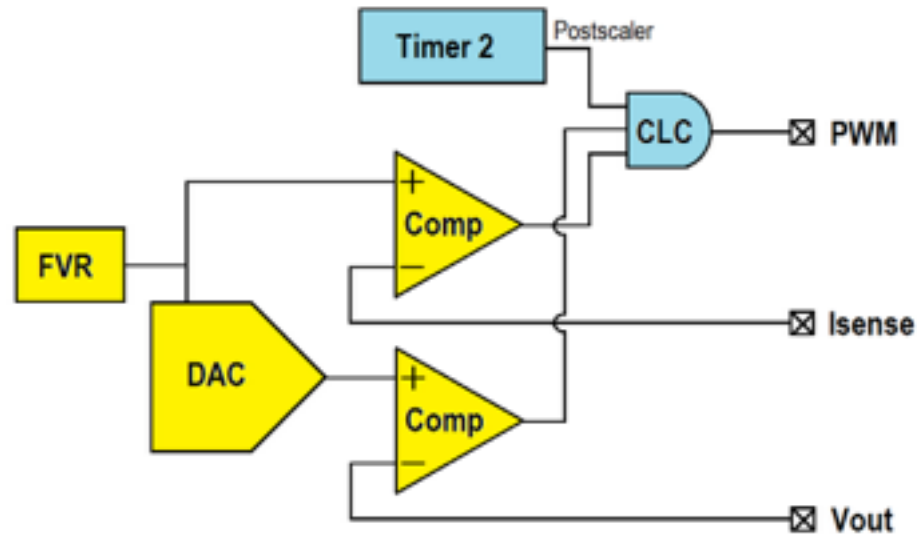
Current Mode Hysteresis



Fixed Voltage



Variable Voltage



★ Программируемая скважность

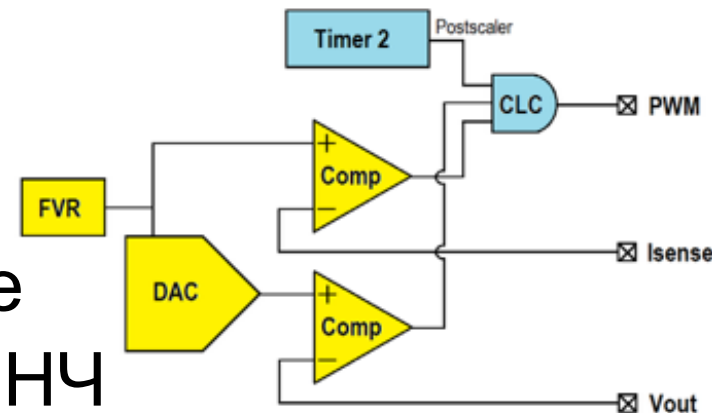
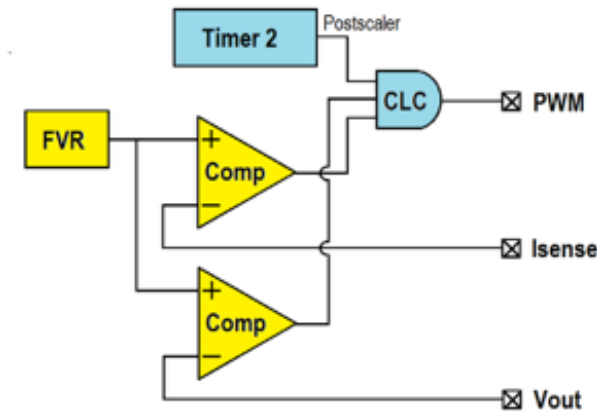
★ Заменить ИОН на ЦАП

★ Если скважность \Rightarrow 50%, нестабильность (см. slope compensation)

★ I_{sense} может влиять на управление MOSFET

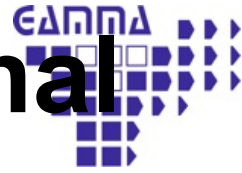
★ Использовать бланкирование

★ Фильтровать I_{sense} фильтром НЧ (RC)

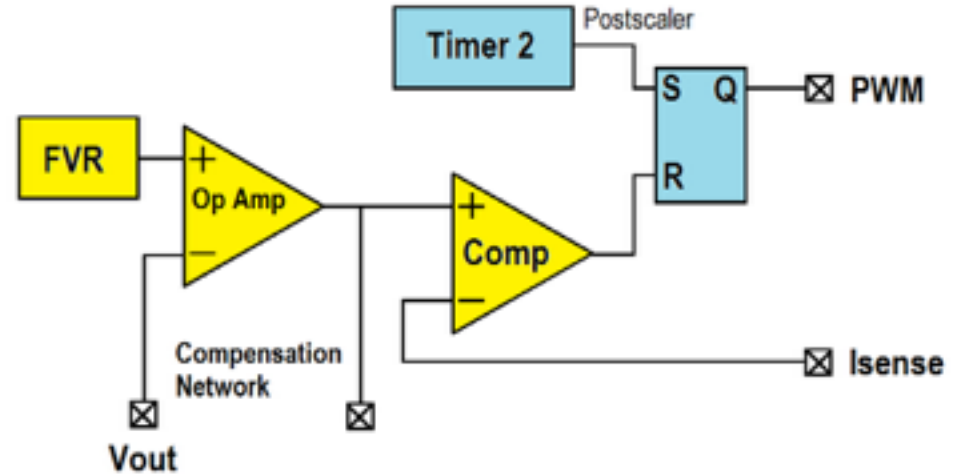




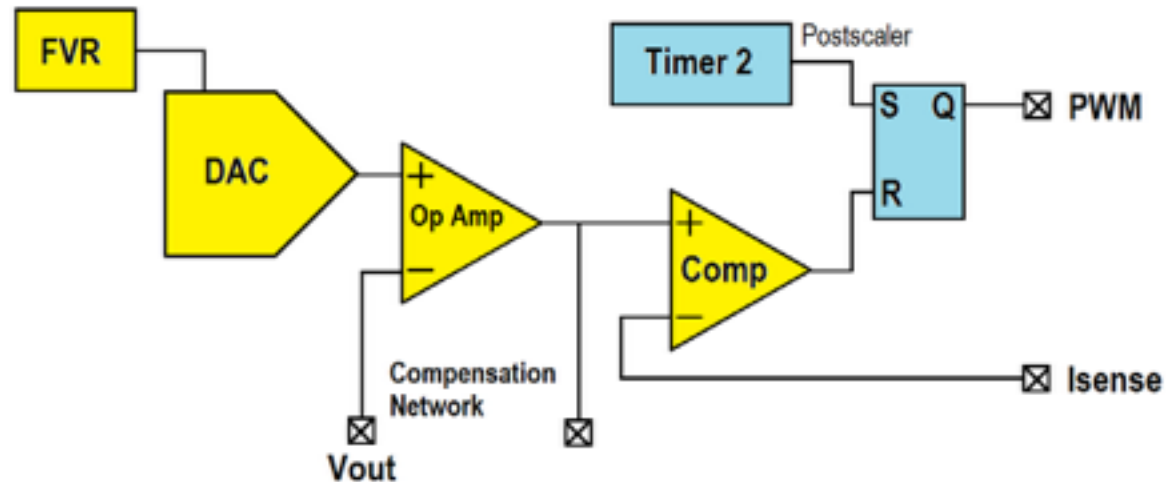
Current Mode Proportional



Fixed Voltage



Variable Voltage





Slope Compensation



★ Петля обратной связи будет нестабильна
когда скважность $\Rightarrow 50\%$

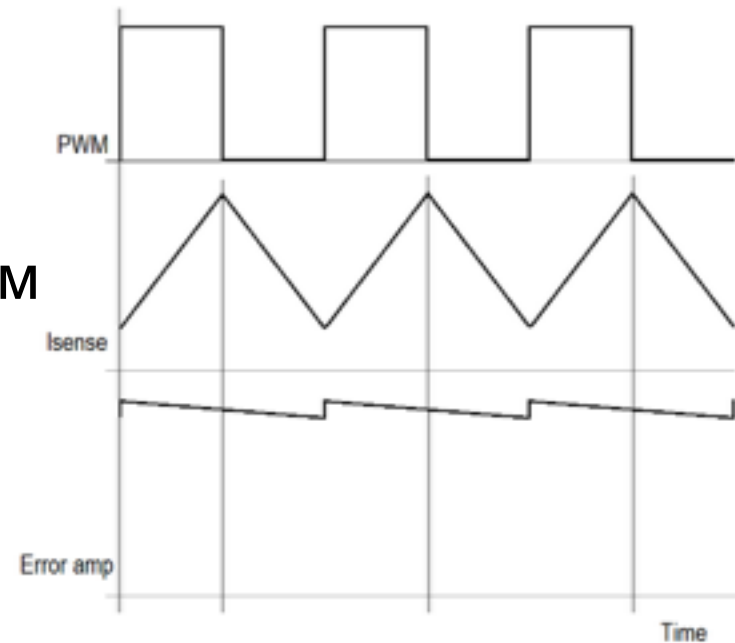
★ Генерация на частоте $\frac{1}{2} F_{swx}$

★ Зависит от шума на V_{in} или V_{out}

★ Проблема решается уменьшением
усиления в петле ОС

★ Добавление пилы к I_{sense}

★ Вычитание пилы из выхода
петлевого фильтра





Programmable Ramp Generator(PRG)



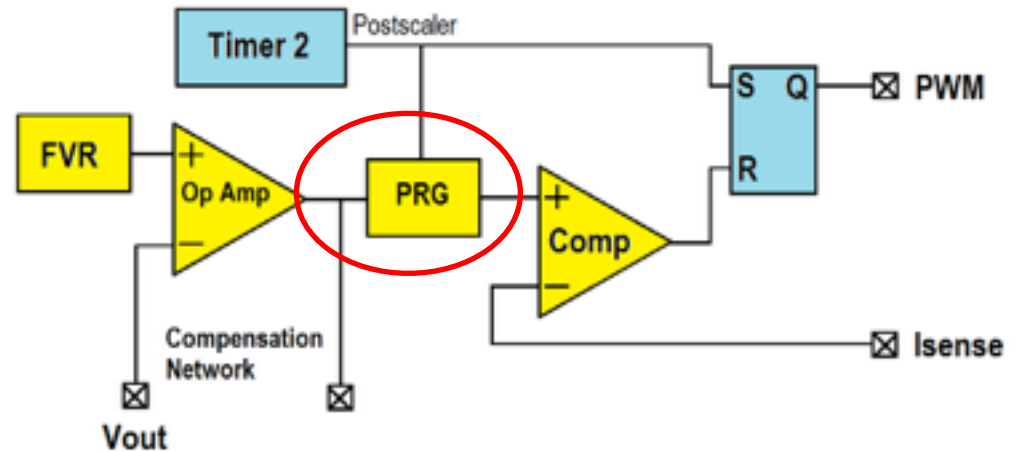
- ★ **Линейное пилообразное напряжение (рег. фронта/спада)**
- ★ **Программируемый источник тока (заряд/разряд)**
- ★ **Выбор внешнего/внутреннего ИОН**
- ★ **Источник тактирования (вн./внутр.)**
- ★ **3 режима**
 - ★ Falling voltage (slope compensation)
 - ★ Напряжение нарастания
 - ★ Пила (rising/falling voltage)



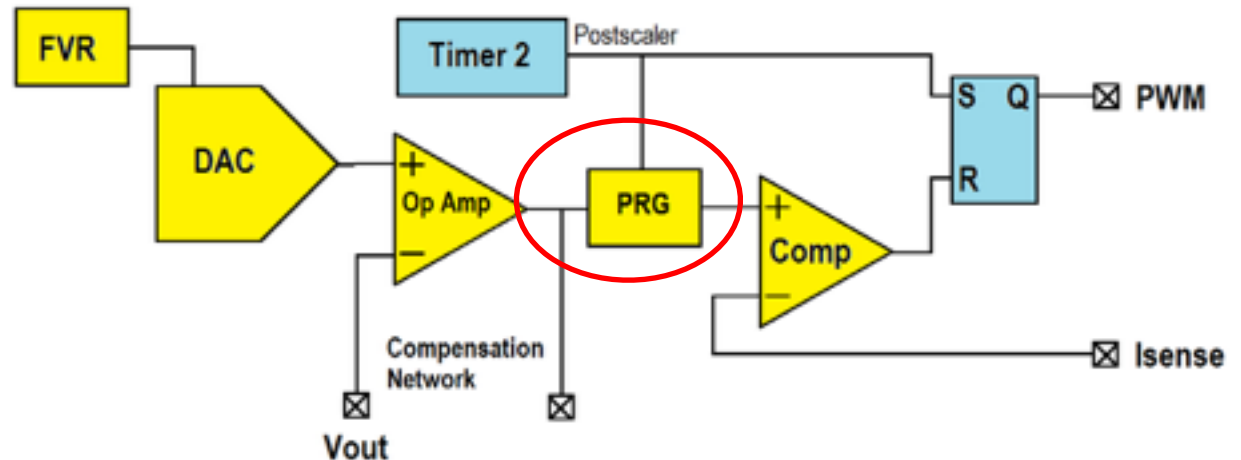
Current Mode Proportional



Fixed Voltage



Variable Voltage





Buck, Boost, & Sepic дополнения



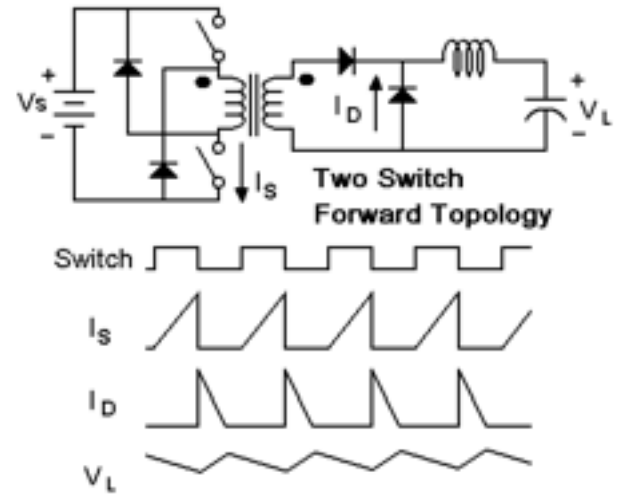
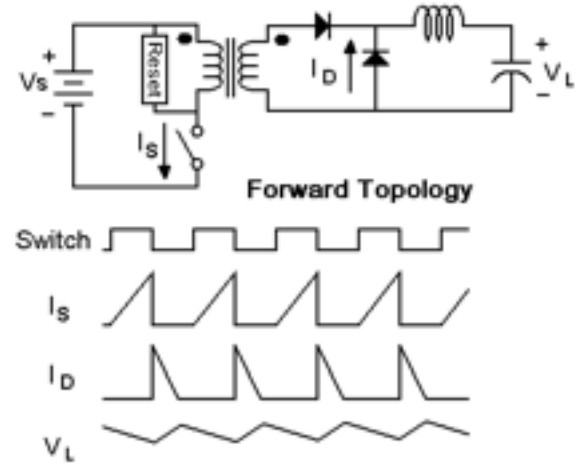
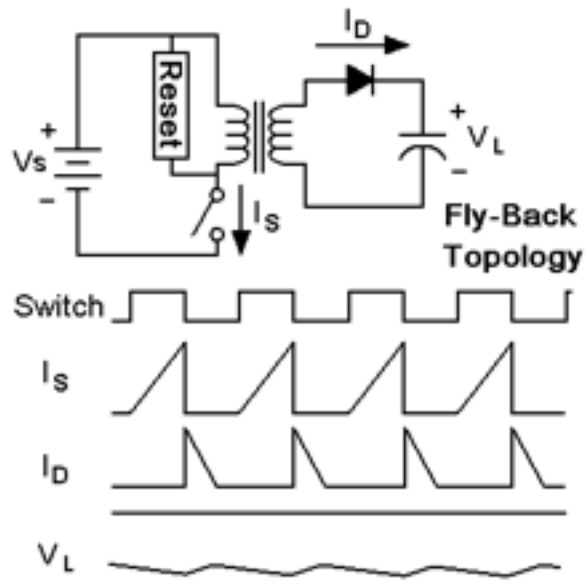
- ★ Диод может заменяться на MOSFET для улучшения эффективности
- ★ Complimentary Output Generator может использоваться для этого
 - ★ Генерирование второго ШИМ выхода
 - ★ Управление Dead Time для предотвращения одновременного открытого состояния двух MOSFET



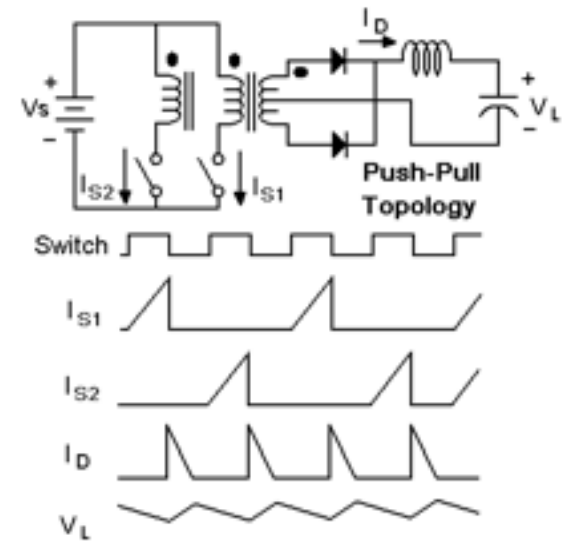
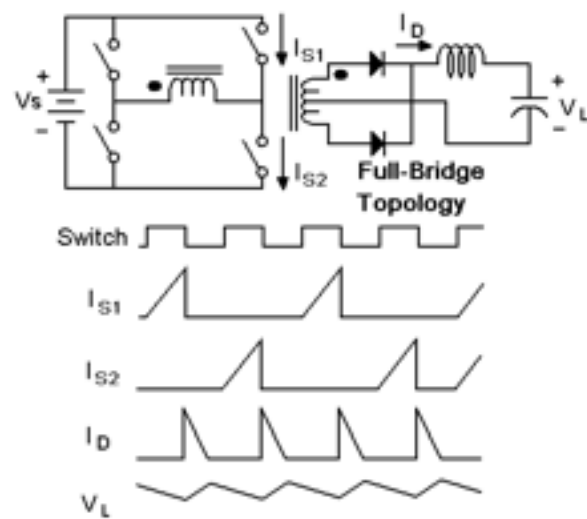
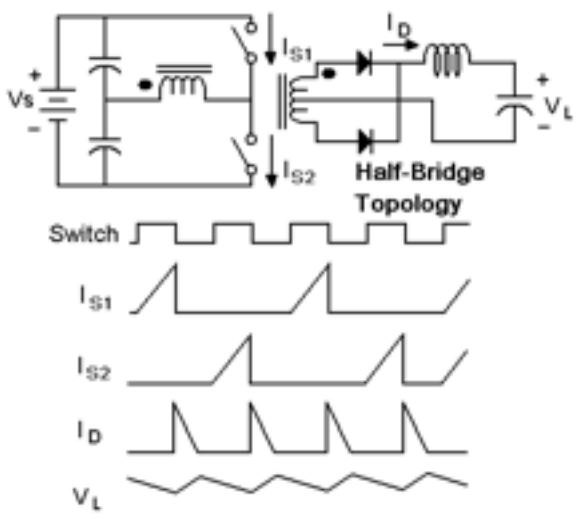
Преобразователи с трансформатором



- ★ Обычно для изолированных ИИП
- ★ Коэффициент трансформации выбирают таким, чтобы предотвращать мин. или макс. скважности ШИМ
- ★ Можно делать buck-boost ИИП
- ★ Режимы по току и напряжению
- ★ Управление пропорциональное или гистерезисное



1/2 Bridge, Full Bridge & Push Pull





Трансформаторные преобразователи



- ★ **Voltage/Current Mode** – так же
- ★ **Hysteretic/Proportional** – так же
- ★ **Новые требования;**
 - ★ Ограничение скважности из-за топологии
 - ★ Несколько ШИМ выходов
 - ★ Электрически изолированная ОС по V_{out} и I_{out}



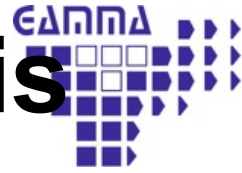
COG



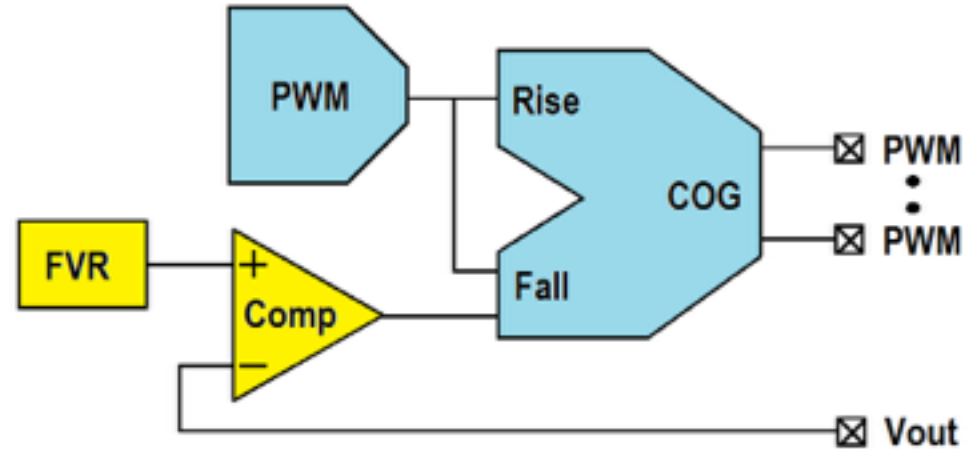
- ★ **6 режимов: Steered mode, Synced steered mode, 1/2 Bridge, Full Bridge (for/rev), Push Pull**
- ★ **Независимые события запуска фронт/спад с выбором edge/level**
- ★ **Phase delay, Dead time, Blanking**
- ★ **Auto-shutdown с переводом выходов в high, low или high-Z**



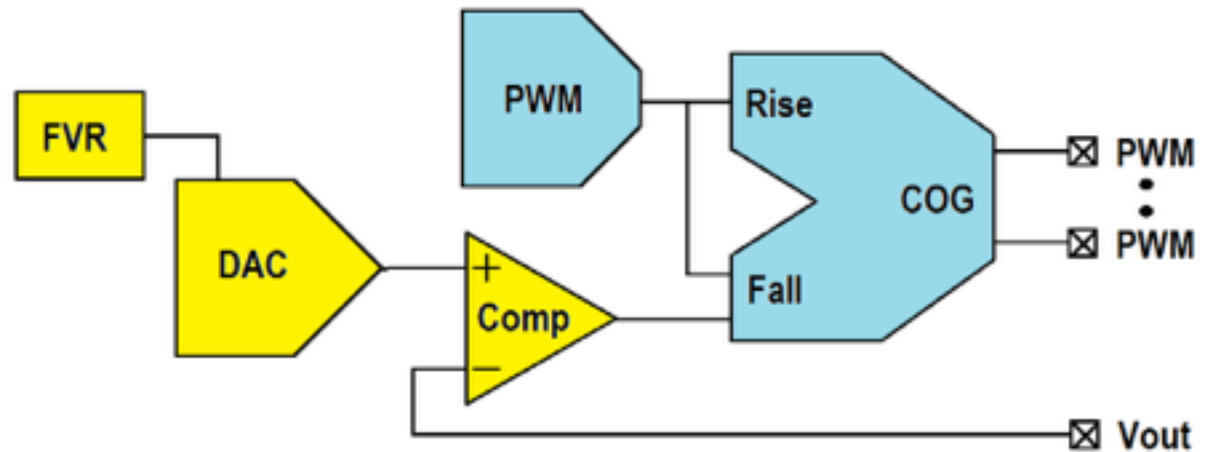
Voltage Mode Hysteresis



Fixed Voltage



Variable Voltage

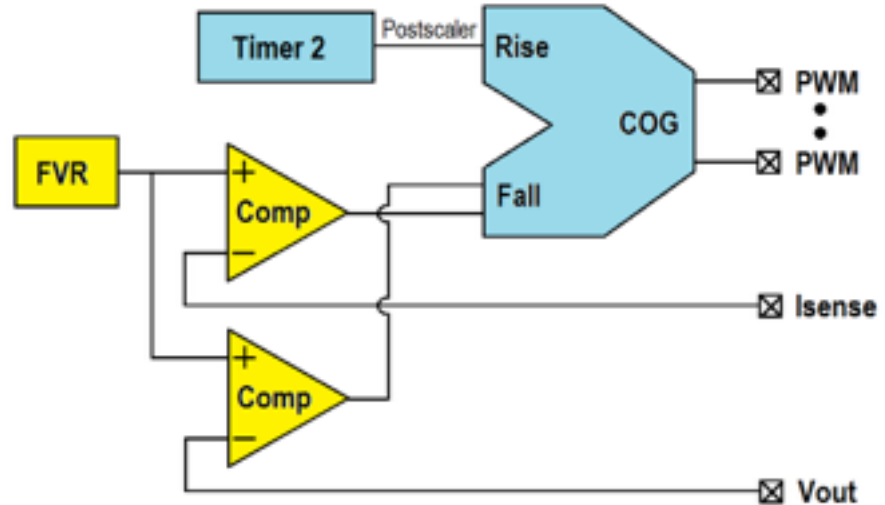




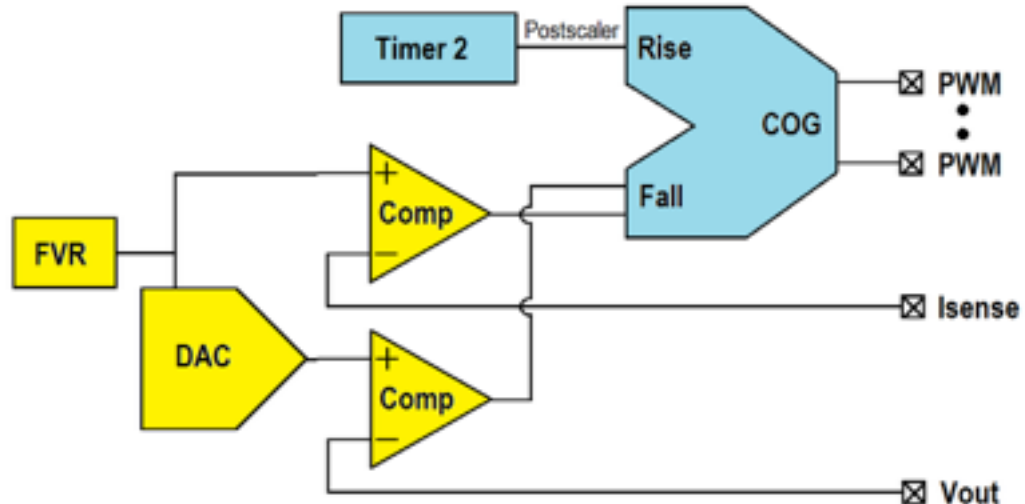
Current Mode Hysteresis



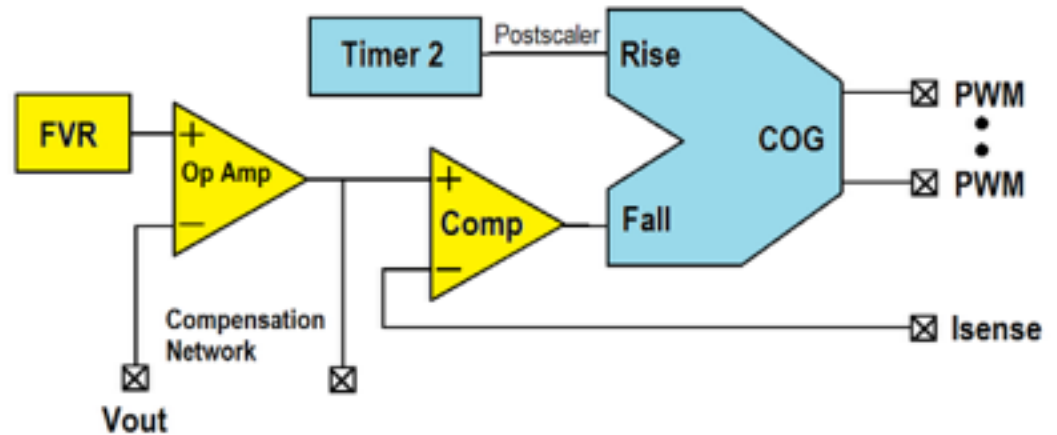
Fixed Voltage



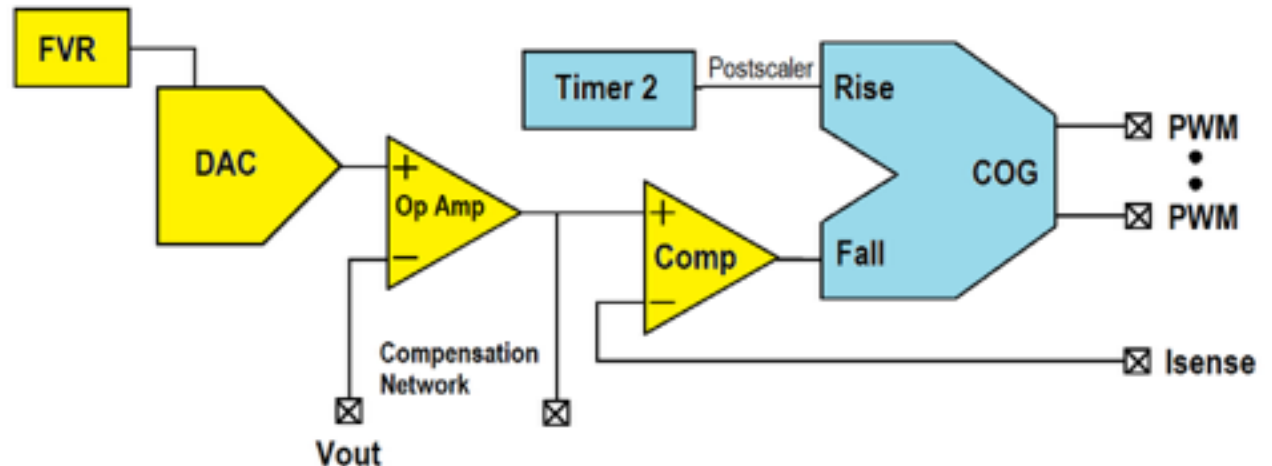
Variable Voltage



Fixed Voltage



Variable Voltage





Режимы выхода СОГ



▣ **Steered PWM mode**

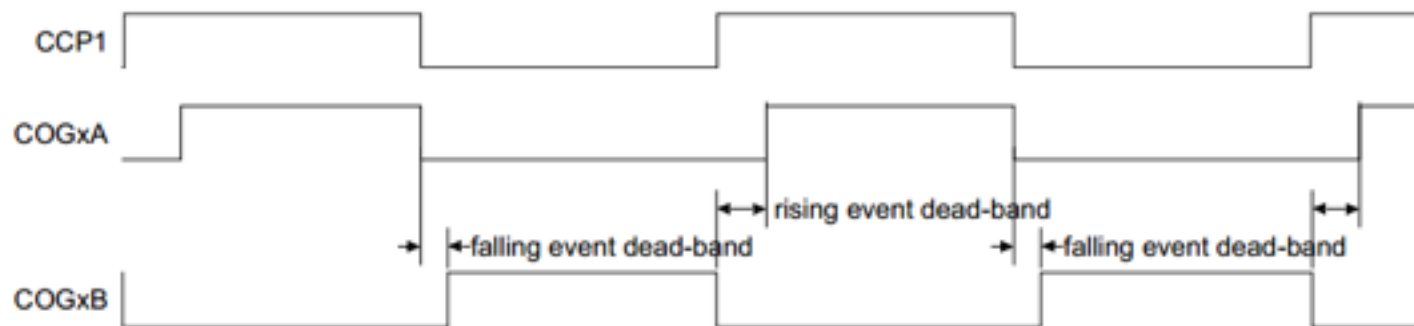
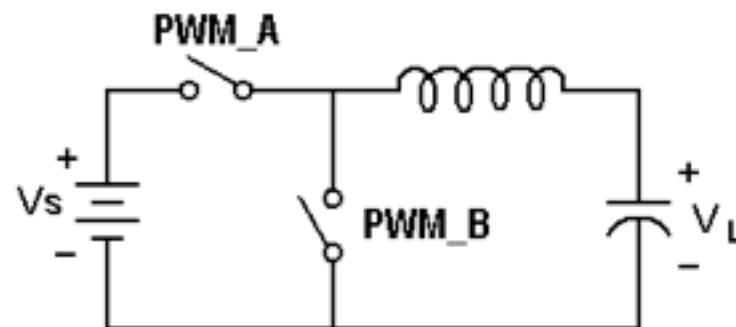
- ▣ ШИМ генерируется событиями запуска фронта/спада
- ▣ ШИМ-сигнал может транслироваться на выход с индивидуальным контролем полярности

▣ **Synchronized Steered PWM**

- ▣ Изменение ШИМ синхронизируется со следующим событием формирования фронта для предотвращения формирования части импульса

□ Для синхронного преобразователя используйте **1/2 Bridge output mode.**

- COGxA drives the PWM_A switch
- COGxB drives the PWM_B switch





AC-DC Power Factor Correction



★ Для сети выглядит как резистивная нагрузка

- ★ Ток в фазе с напряжением

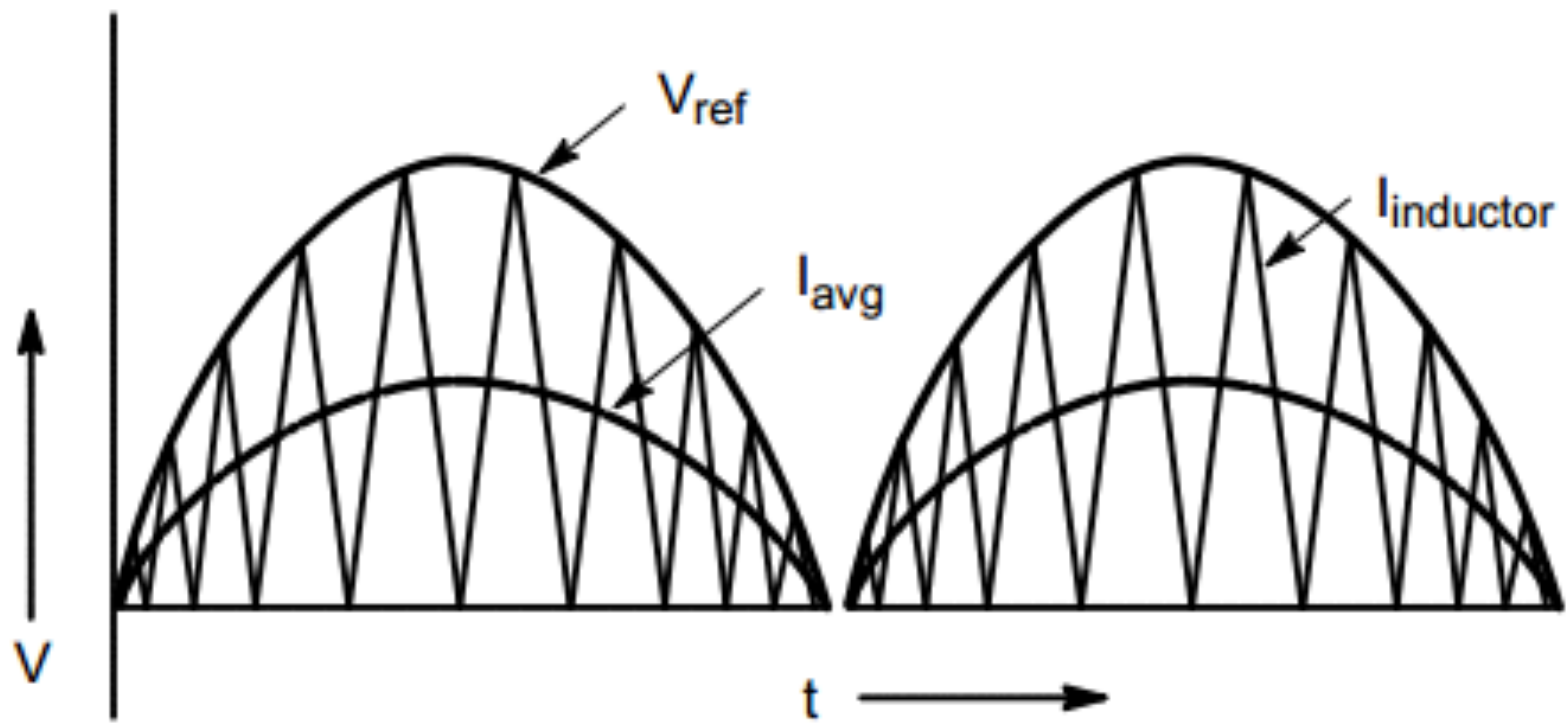
- ★ Ток повторяет напряжение для минимизации гармонических искажений

★ Две реализации

- ★ Аналоговый мультиплексор

- ★ Constant On Time

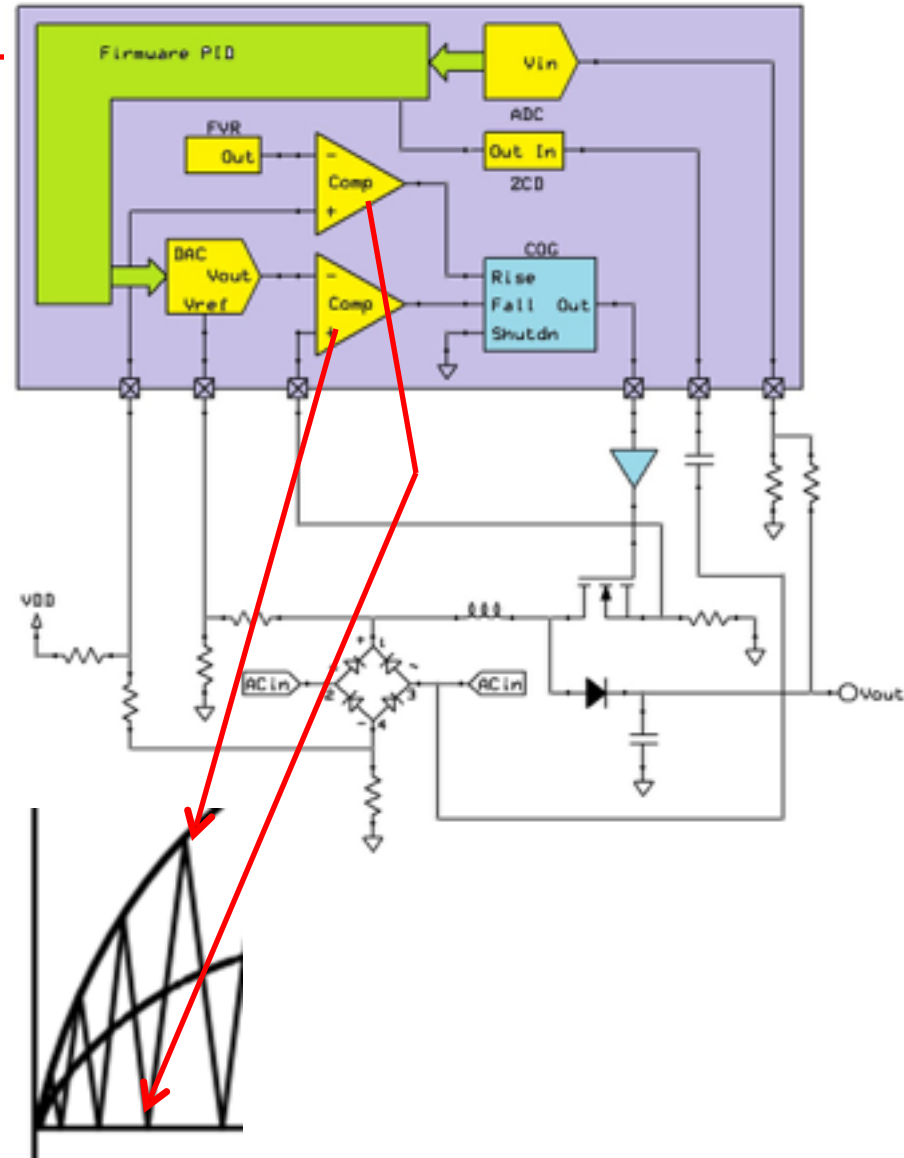
Waveforms

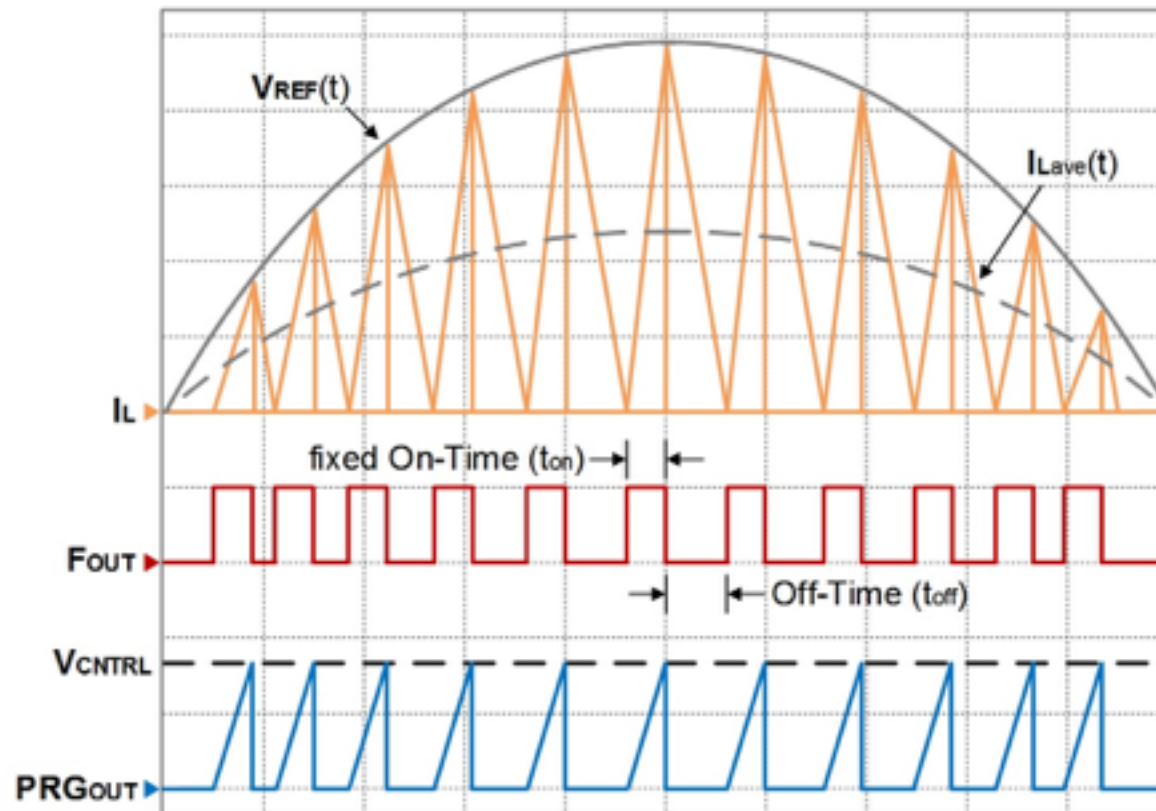


CrM Waveforms

Analog Multiplier

- ★ ЦАП работает как аналоговый мультиплексор
- ★ ЦАП устанавливает максимальное значение тока
- ★ Второй компаратор ловит ноль
- ★ Программный PID реализует компенсацию





$$I_{pk} = \frac{V_{ref}(t)}{L} T_{on} \quad \& \quad I = \frac{E}{R}$$

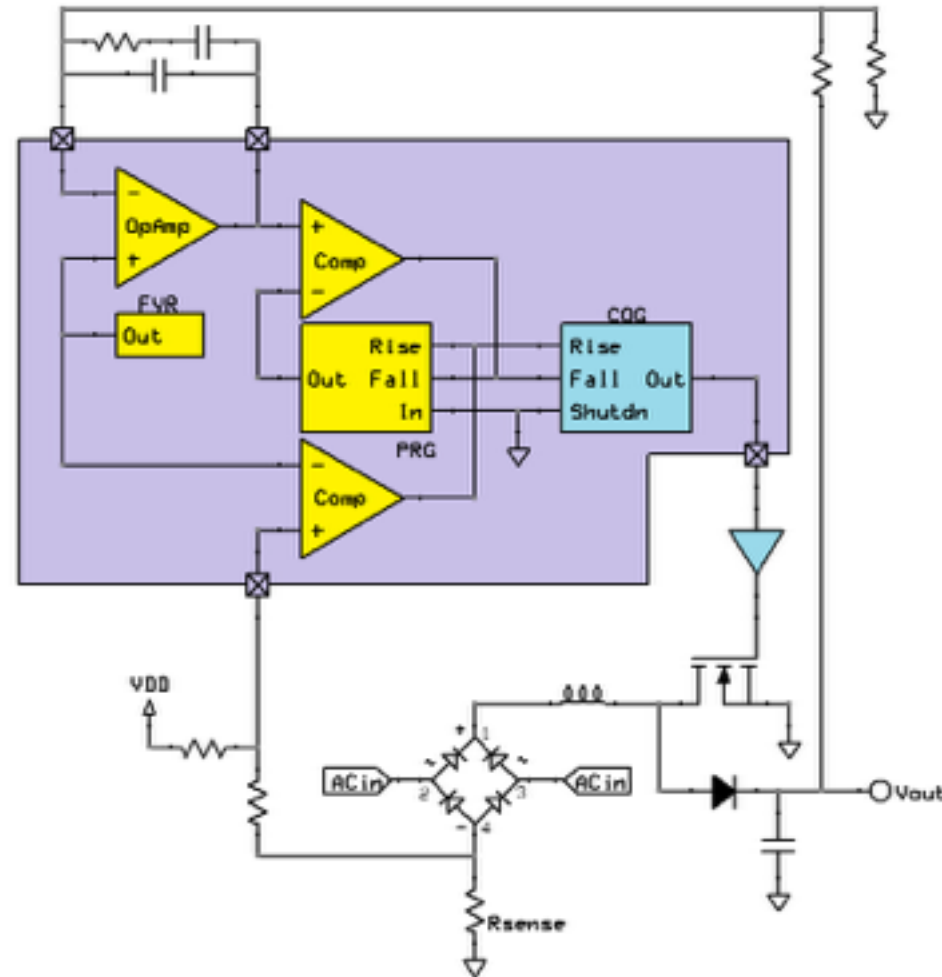
$$\therefore R = \frac{T_{on}}{L}$$

Constant on time

$$I_L = \frac{VT}{L}$$

CIPs

- Операционник для цепи компенсации
- Компаратор и PRG задают время включения
- COG управляет ВЫХОДОМ





Мощь ПНЯ



★ Гибкость конфигурации

- ★ Программируемые блоки смешанных сигналов
- ★ Программируемые связи (анал./цифр.)
- ★ Программируемые логические ячейки расширяют функциональность

★ Гибкость реконфигурации

- ★ Мониторинг и алгоритмические решения позволяют менять топологию, режимы работы и пр.

TABLE 28-1: CLCx DATA INPUT SELECTION

Data Input	dy Dx5	CLCx
LCx_in[37]	100101	Fosc
LCx_in[36]	100100	HFINTOSC
LCx_in[35]	100011	LFINTOSC
LCx_in[34]	100010	FRC (ADC RC clock)
LCx_in[33]	100001	IOCFIF out
LCx_in[32]	100000	Timer6_postscaled
LCx_in[31]	011111	Timer4_postscaled
LCx_in[30]	011110	Timer2_postscaled
LCx_in[29]	011101	Timer5 overflow
LCx_in[28]	011100	Timer3 overflow
LCx_in[27]	011011	Timer1 overflow
LCx_in[26]	011010	Timer0 overflow
LCx_in[25]	011001	EUSART RX
LCx_in[24]	011000	EUSART TX
LCx_in[23]	010111	ZCD1_output
LCx_in[22]	010110	MSSP1 SDO/SDA
LCx_in[21]	010101	MSSP1 SCL/SCK
LCx_in[20]	010100	PWM5_out
LCx_in[19]	010011	PWM5_out
LCx_in[18]	010010	PWM4_out
LCx_in[17]	010001	PWM3_out
LCx_in[16]	010000	CCP2_out
LCx_in[15]	001111	CCP1_out
LCx_in[14]	001110	COG2B
LCx_in[13]	001101	COG2A
LCx_in[12]	001100	COG1B
LCx_in[11]	001011	COG1A
LCx_in[10]	001010	sync_C4OUT
LCx_in[9]	001001	sync_C3OUT
LCx_in[8]	001000	sync_C2OUT
LCx_in[7]	000111	sync_C1OUT
LCx_in[6]	000110	LC3_out from the CLC3
LCx_in[5]	000101	LC2_out from the CLC2
LCx_in[4]	000100	LC1_out from the CLC1
LCx_in[3]	000011	CLCIN3 pin input selected in CLCIN3PPS register
LCx_in[2]	000010	CLCIN2 pin input selected in CLCIN2PPS register
LCx_in[1]	000001	CLCIN1 pin input selected in CLCIN1PPS register
LCx_in[0]	000000	CLCIN0 pin input selected in CLCIN0PPS register

Interconnects

RIS13: COGx Rising Event Input Source 13 Enable bit

- 1 = CLC3 output is enabled as a rising event input
- 0 = CLC3 output has no effect on the rising event

RIS12: COGx Rising Event Input Source 12 Enable bit

- 1 = CLC2 output is enabled as a rising event input
- 0 = CLC2 output has no effect on the rising event

RIS11: COGx Rising Event Input Source 11 Enable bit

- 1 = CLC1 output is enabled as a rising event input
- 0 = CLC1 output has no effect on the rising event

RIS10: COGx Rising Event Input Source 10 Enable bit

- 1 = PWM 6 output is enabled as a rising event input
- 0 = PWM 6 output has no effect on the rising event

RIS9: COGx Rising Event Input Source 9 Enable bit

- 1 = PWM 5 output is enabled as a rising event input
- 0 = PWM 5 output has no effect on the rising event

RIS8: COGx Rising Event Input Source 8 Enable bit

- 1 = PWM 4 output is enabled as rising event input
- 0 = PWM 4 output has no effect on the rising event

RIS7: COGx Rising Event Input Source 7 Enable bit

- 1 = PWM3 output is enabled as a rising event input
- 0 = PWM3 output has no effect on the rising event

RIS6: COGx Rising Event Input Source 6 Enable bit

- 1 = CCP2 output is enabled as a rising event input
- 0 = CCP2 output has no effect on the rising event

RIS5: COGx Rising Event Input Source 5 Enable bit

- 1 = CCP1 output is enabled as a rising event input
- 0 = CCP1 output has no effect on the rising event

RIS4: COGx Rising Event Input Source 4 Enable bit

- 1 = Comparator 4 output is enabled as a rising event input
- 0 = Comparator 4 output has no effect on the rising event

RIS3: COGx Rising Event Input Source 3 Enable bit

- 1 = Comparator 3 output is enabled as a rising event input
- 0 = Comparator 3 output has no effect on the rising event

RIS2: COGx Rising Event Input Source 2 Enable bit

- 1 = Comparator 2 output is enabled as a rising event input
- 0 = Comparator 2 output has no effect on the rising event

RIS1: COGx Rising Event Input Source 1 Enable bit

- 1 = Comparator 1 output is enabled as a rising event input
- 0 = Comparator 1 output has no effect on the rising event

RIS0: COGx Rising Event Input Source 0 Enable bit

- 1 = Pin selected with COGxINPPS control register is enabled as rising event input
- 0 = Pin selected with COGxINPPS control register has no effect on the rising event

OPAxNCHS: OP AMP NEGATIVE CHANNEL SOURCE

NCH<3:0>: Op Amp Inverting Input Channel Selection bits

- 1111 = Reserved. Do not use.
- .
- .
- .
- 1010 = Reserved. Do not use.
- 1001 = Programmable ramp generator PRG2_out⁽¹⁾
- 1000 = Programmable ramp generator PRG1_out
- 0111 = Reserved. Do not use.
- 0110 = FVR_Buffer2
- 0101 = DAC4_out⁽¹⁾
- 0100 = DAC3_out
- 0011 = DAC2_out⁽¹⁾
- 0010 = DAC1_out
- 0001 = OPAxIN1- pin⁽¹⁾
- 0000 = OPAxIN0- pin

ORS<4:0>: Op Amp Output Override Source Selection

- 11111 = Reserved. Do not use.
- .
- .
- .
- 10110 = Reserved. Do not use.
- 10101 = Override source is COG2D⁽¹⁾
- 10100 = Override source is COG2C⁽¹⁾
- 10011 = Override source is COG2B⁽¹⁾
- 10010 = Override source is COG2A⁽¹⁾
- 10001 = Override source is COG1C
- 10000 = Override source is COG1C
- 01111 = Override source is COG1B
- 01110 = Override source is COG1A
- 01101 = Override source is LC3_out
- 01100 = Override source is LC2_out
- 01011 = Override source is LC1_out
- 01010 = Override source is ZCD1_output
- 01001 = Override source is sync_C4OUT⁽¹⁾
- 01000 = Override source is sync_C3OUT⁽¹⁾
- 00111 = Override source is sync_C2OUT
- 00110 = Override source is sync_C1OUT
- 00101 = Override source is PWM6_out⁽¹⁾
- 00100 = Override source is PWM5_out
- 00011 = Override source is PWM4_out⁽¹⁾
- 00010 = Override source is PWM3_out
- 00001 = Override source is CCP2_out⁽¹⁾
- 00000 = Override source is CCP1_out



MICROCHIP

TABLE 28-1: CLCx DATA INPUT SELECTION

Data Input	dy Dx5	CLCx
LCx_in[37]	100101	Fosc
LCx_in[36]	100100	HFINTOSC
LCx_in[35]	100011	LFINTOSC
LCx_in[34]	100010	FRC (ADC RC clock)
LCx_in[33]	100001	IOCFIF out
LCx_in[32]	100000	Timer6_postscaled
LCx_in[31]	011111	Timer4_postscaled
LCx_in[30]	011110	Timer2_postscaled
LCx_in[29]	011101	Timer5 overflow
LCx_in[28]	011100	Timer3 overflow
LCx_in[27]	011011	Timer1 overflow
LCx_in[26]	011010	Timer0 overflow
LCx_in[25]	011001	EUSART RX
LCx_in[24]	011000	EUSART TX
LCx_in[23]	010111	ZCD1_output
LCx_in[22]	010110	MSSP1 SDO/SDA
LCx_in[21]	010101	MSSP1 SCL/SCK
LCx_in[20]	010100	PWM5_out
LCx_in[19]	010011	PWM5_out
LCx_in[18]	010010	PWM4_out
LCx_in[17]	010001	PWM3_out
LCx_in[16]	010000	CCP2_out
LCx_in[15]	001111	CCP1_out
LCx_in[14]	001110	COG2B
LCx_in[13]	001101	COG2A
LCx_in[12]	001100	COG1B
LCx_in[11]	001011	COG1A
LCx_in[10]	001010	sync_C4OUT
LCx_in[9]	001001	sync_C3OUT
LCx_in[8]	001000	sync_C2OUT
LCx_in[7]	000111	sync_C1OUT
LCx_in[6]	000110	LC3_out from the CLC3
LCx_in[5]	000101	LC2_out from the CLC2
LCx_in[4]	000100	LC1_out from the CLC1
LCx_in[3]	000011	CLCIN3 pin input selected in CLCIN3PPS register
LCx_in[2]	000010	CLCIN2 pin input selected in CLCIN2PPS register
LCx_in[1]	000001	CLCIN1 pin input selected in CLCIN1PPS register
LCx_in[0]	000000	CLCIN0 pin input selected in CLCIN0PPS register

Interconnects



RIS13: COGx Rising Event Input Source 13 Enable bit

- 1 = CLC3 output is enabled as a rising event input
- 0 = CLC3 output has no effect on the rising event

RIS12: COGx Rising Event Input Source 12 Enable bit

- 1 = CLC2 output is enabled as a rising event input
- 0 = CLC2 output has no effect on the rising event

RIS11: COGx Rising Event Input Source 11 Enable bit

- 1 = CLC1 output is enabled as a rising event input
- 0 = CLC1 output has no effect on the rising event

RIS10: COGx Rising Event Input Source 10 Enable bit

- 1 = PWM 6 output is enabled as a rising event input
- 0 = PWM 6 output has no effect on the rising event

RIS9: COGx Rising Event Input Source 9 Enable bit

- 1 = PWM 5 output is enabled as a rising event input
- 0 = PWM 5 output has no effect on the rising event

RIS8: COGx Rising Event Input Source 8 Enable bit

- 1 = PWM 4 output is enabled as rising event input
- 0 = PWM 4 output has no effect on the rising event

RIS7: COGx Rising Event Input Source 7 Enable bit

- 1 = PWM3 output is enabled as a rising event input
- 0 = PWM3 output has no effect on the rising event

RIS6: COGx Rising Event Input Source 6 Enable bit

- 1 = CCP2 output is enabled as a rising event input
- 0 = CCP2 output has no effect on the rising event

RIS5: COGx Rising Event Input Source 5 Enable bit

- 1 = CCP1 output is enabled as a rising event input
- 0 = CCP1 output has no effect on the rising event

RIS4: COGx Rising Event Input Source 4 Enable bit

- 1 = Comparator 4 output is enabled as a rising event input
- 0 = Comparator 4 output has no effect on the rising event

RIS3: COGx Rising Event Input Source 3 Enable bit

- 1 = Comparator 3 output is enabled as a rising event input
- 0 = Comparator 3 output has no effect on the rising event

RIS2: COGx Rising Event Input Source 2 Enable bit

- 1 = Comparator 2 output is enabled as a rising event input
- 0 = Comparator 2 output has no effect on the rising event

RIS1: COGx Rising Event Input Source 1 Enable bit

- 1 = Comparator 1 output is enabled as a rising event input
- 0 = Comparator 1 output has no effect on the rising event

RIS0: COGx Rising Event Input Source 0 Enable bit

- 1 = Pin selected with COGXNPPS control register is enabled as rising event input
- 0 = Pin selected with COGXNPPS control register has no effect on the rising event

OPAxNCHS: OP AMP NEGATIVE CHANNEL SOURCE

NCH<3:0>: Op Amp Inverting Input Channel Selection bits

- 1111 = Reserved. Do not use.
- .
- .
- .
- 1010 = Reserved. Do not use.
- 1001 = Programmable ramp generator PRG2_out⁽¹⁾
- 1000 = Programmable ramp generator PRG1_out
- 0111 = Reserved. Do not use.
- 0110 = FVR_Buffer2
- 0101 = DAC4_out⁽¹⁾
- 0100 = DAC3_out
- 0011 = DAC2_out⁽¹⁾
- 0010 = DAC1_out
- 0001 = OPAxIN1- pin⁽¹⁾
- 0000 = OPAxIN0- pin

ORS<4:0>: Op Amp Output Override Source Selection

- 11111 = Reserved. Do not use.
- .
- .
- .
- 10110 = Reserved. Do not use.
- 10101 = Override source is COG2D⁽¹⁾
- 10100 = Override source is COG2C⁽¹⁾
- 10011 = Override source is COG2B⁽¹⁾
- 10010 = Override source is COG2A⁽¹⁾
- 10001 = Override source is COG1C
- 10000 = Override source is COG1C
- 01111 = Override source is COG1B
- 01110 = Override source is COG1A
- 01101 = Override source is LC3_out
- 01100 = Override source is LC2_out
- 01011 = Override source is LC1_out
- 01010 = Override source is ZCD1_output
- 01001 = Override source is sync_C4OUT⁽¹⁾
- 01000 = Override source is sync_C3OUT⁽¹⁾
- 00111 = Override source is sync_C2OUT
- 00110 = Override source is sync_C1OUT
- 00101 = Override source is PWM6_out⁽¹⁾
- 00100 = Override source is PWM5_out
- 00011 = Override source is PWM4_out⁽¹⁾
- 00010 = Override source is PWM3_out
- 00001 = Override source is CCP2_out⁽¹⁾
- 00000 = Override source is CCP1_out



MICROCHIP

TABLE 28-1: CLCx DATA INPUT SELECTION

Data Input	dy Dx5	CLCx
LCx_in[37]	100101	FOSC
LCx_in[36]	100100	HFINTOSC
LCx_in[35]	100011	LFINTOSC
LCx_in[34]	100010	FRC (ADC RC clock)
LCx_in[33]	100001	IOCIF out
LCx_in[32]	100000	Timer6_postscaled
LCx_in[31]	011111	Timer4_postscaled
LCx_in[30]	011110	Timer2_postscaled
LCx_in[29]	011101	Timer5 overflow
LCx_in[28]	011100	Timer3 overflow
LCx_in[27]	011011	Timer1 overflow
LCx_in[26]	011010	Timer0 overflow
LCx_in[25]	011001	EUSART RX
LCx_in[24]	011000	EUSART TX
LCx_in[23]	010111	ZCD1_output
LCx_in[22]	010110	MSSP1 SDO/SDA
LCx_in[21]	010101	MSSP1 SCL/SCK
LCx_in[20]	010100	PWM5_out
LCx_in[19]	010011	PWM5_out
LCx_in[18]	010010	PWM4_out
LCx_in[17]	010001	PWM3_out
LCx_in[16]	010000	CCP2_out
LCx_in[15]	001111	CCP1_out
LCx_in[14]	001110	COG2B
LCx_in[13]	001101	COG2A
LCx_in[12]	001100	COG1B
LCx_in[11]	001011	COG1A
LCx_in[10]	001010	sync_C4OUT
LCx_in[9]	001001	sync_C3OUT
LCx_in[8]	001000	sync_C2OUT
LCx_in[7]	000111	sync_C1OUT
LCx_in[6]	000110	LC3_out from the CLC3
LCx_in[5]	000101	LC2_out from the CLC2
LCx_in[4]	000100	LC1_out from the CLC1
LCx_in[3]	000011	CLCIN3 pin input selected in CLCIN3PPS register
LCx_in[2]	000010	CLCIN2 pin input selected in CLCIN2PPS register
LCx_in[1]	000001	CLCIN1 pin input selected in CLCIN1PPS register
LCx_in[0]	000000	CLCIN0 pin input selected in CLCIN0PPS register

Interconnects



RIS13: COGx Rising Event Input Source 13 Enable bit

- 1 = CLC3 output is enabled as a rising event input
- 0 = CLC3 output has no effect on the rising event

RIS12: COGx Rising Event Input Source 12 Enable bit

- 1 = CLC2 output is enabled as a rising event input
- 0 = CLC2 output has no effect on the rising event

RIS11: COGx Rising Event Input Source 11 Enable bit

- 1 = CLC1 output is enabled as a rising event input
- 0 = CLC1 output has no effect on the rising event

RIS10: COGx Rising Event Input Source 10 Enable bit

- 1 = PWM 6 output is enabled as a rising event input
- 0 = PWM 6 output has no effect on the rising event

RIS9: COGx Rising Event Input Source 9 Enable bit

- 1 = PWM 5 output is enabled as a rising event input
- 0 = PWM 5 output has no effect on the rising event

RIS8: COGx Rising Event Input Source 8 Enable bit

- 1 = PWM 4 output is enabled as rising event input
- 0 = PWM 4 output has no effect on the rising event

RIS7: COGx Rising Event Input Source 7 Enable bit

- 1 = PWM3 output is enabled as a rising event input
- 0 = PWM3 output has no effect on the rising event

RIS6: COGx Rising Event Input Source 6 Enable bit

- 1 = CCP2 output is enabled as a rising event input
- 0 = CCP2 output has no effect on the rising event

RIS5: COGx Rising Event Input Source 5 Enable bit

- 1 = CCP1 output is enabled as a rising event input
- 0 = CCP1 output has no effect on the rising event

RIS4: COGx Rising Event Input Source 4 Enable bit

- 1 = Comparator 4 output is enabled as a rising event input
- 0 = Comparator 4 output has no effect on the rising event

RIS3: COGx Rising Event Input Source 3 Enable bit

- 1 = Comparator 3 output is enabled as a rising event input
- 0 = Comparator 3 output has no effect on the rising event

RIS2: COGx Rising Event Input Source 2 Enable bit

- 1 = Comparator 2 output is enabled as a rising event input
- 0 = Comparator 2 output has no effect on the rising event

RIS1: COGx Rising Event Input Source 1 Enable bit

- 1 = Comparator 1 output is enabled as a rising event input
- 0 = Comparator 1 output has no effect on the rising event

RIS0: COGx Rising Event Input Source 0 Enable bit

- 1 = Pin selected with COGxINPPS control register is enabled as rising event input
- 0 = Pin selected with COGxINPPS control register has no effect on the rising event

OPAxNCHS: OP AMP NEGATIVE CHANNEL SOURCE

NCH<3:0>: Op Amp Inverting Input Channel Selection bits

1111 = Reserved. Do not use.

•
•
•

1010 = Reserved. Do not use.

1001 = Programmable ramp generator PRG2_out⁽¹⁾

1000 = Programmable ramp generator PRG1_out

0111 = Reserved. Do not use.

0110 = FVR_Buffer2

0101 = DAC4_out⁽¹⁾

0100 = DAC3_out

0011 = DAC2_out⁽¹⁾

0010 = DAC1_out

0001 = OPAxIN1- pin⁽¹⁾

0000 = OPAxIN0- pin

ORS<4:0>: Op Amp Output Override Source Selection

11111 = Reserved. Do not use.

•
•
•

10110 = Reserved. Do not use.

10101 = Override source is COG2D⁽¹⁾

10100 = Override source is COG2C⁽¹⁾

10011 = Override source is COG2B⁽¹⁾

10010 = Override source is COG2A⁽¹⁾

10001 = Override source is COG1C

10000 = Override source is COG1C

01111 = Override source is COG1B

01110 = Override source is COG1A

01101 = Override source is LC3_out

01100 = Override source is LC2_out

01011 = Override source is LC1_out

01010 = Override source is ZCD1_output

01001 = Override source is sync_C4OUT⁽¹⁾

01000 = Override source is sync_C3OUT⁽¹⁾

00111 = Override source is sync_C2OUT

00110 = Override source is sync_C1OUT

00101 = Override source is PWM6_out⁽¹⁾

00100 = Override source is PWM5_out

00011 = Override source is PWM4_out⁽¹⁾

00010 = Override source is PWM3_out

00001 = Override source is CCP2_out⁽¹⁾

00000 = Override source is CCP1_out

TABLE 28-1: CLCx DATA INPUT SELECTION

Data Input	dy Dx5	CLCx
LCx_in[37]	100101	Fosc
LCx_in[36]	100100	HFINTOSC
LCx_in[35]	100011	LFINTOSC
LCx_in[34]	100010	FRC (ADC RC clock)
LCx_in[33]	100001	IOCIF out
LCx_in[32]	100000	Timer6_postscaled
LCx_in[31]	011111	Timer4_postscaled
LCx_in[30]	011110	Timer2_postscaled
LCx_in[29]	011101	Timer5 overflow
LCx_in[28]	011100	Timer3 overflow
LCx_in[27]	011011	Timer1 overflow
LCx_in[26]	011010	Timer0 overflow
LCx_in[25]	011001	EUSART RX
LCx_in[24]	011000	EUSART TX
LCx_in[23]	010111	ZCD1_output
LCx_in[22]	010110	MSSP1 SDO/SDA
LCx_in[21]	010101	MSSP1 SCL/SCK
LCx_in[20]	010100	PWM5_out
LCx_in[19]	010011	PWM5_out
LCx_in[18]	010010	PWM4_out
LCx_in[17]	010001	PWM3_out
LCx_in[16]	010000	CCP2_out
LCx_in[15]	001111	CCP1_out
LCx_in[14]	001110	COG2B
LCx_in[13]	001101	COG2A
LCx_in[12]	001100	COG1B
LCx_in[11]	001011	COG1A
LCx_in[10]	001010	sync_C4OUT
LCx_in[9]	001001	sync_C3OUT
LCx_in[8]	001000	sync_C2OUT
LCx_in[7]	000111	sync_C1OUT
LCx_in[6]	000110	LC3_out from the CLC3
LCx_in[5]	000101	LC2_out from the CLC2
LCx_in[4]	000100	LC1_out from the CLC1
LCx_in[3]	000011	CLCIN3 pin input selected in CLCIN3PPS register
LCx_in[2]	000010	CLCIN2 pin input selected in CLCIN2PPS register
LCx_in[1]	000001	CLCIN1 pin input selected in CLCIN1PPS register
LCx_in[0]	000000	CLCIN0 pin input selected in CLCIN0PPS register

Interconnects



RIS13: COGx Rising Event Input Source 13 Enable bit

- 1 = CLC3 output is enabled as a rising event input
- 0 = CLC3 output has no effect on the rising event

RIS12: COGx Rising Event Input Source 12 Enable bit

- 1 = CLC2 output is enabled as a rising event input
- 0 = CLC2 output has no effect on the rising event

RIS11: COGx Rising Event Input Source 11 Enable bit

- 1 = CLC1 output is enabled as a rising event input
- 0 = CLC1 output has no effect on the rising event

RIS10: COGx Rising Event Input Source 10 Enable bit

- 1 = PWM 6 output is enabled as a rising event input
- 0 = PWM 6 output has no effect on the rising event

RIS9: COGx Rising Event Input Source 9 Enable bit

- 1 = PWM 5 output is enabled as a rising event input
- 0 = PWM 5 output has no effect on the rising event

RIS8: COGx Rising Event Input Source 8 Enable bit

- 1 = PWM 4 output is enabled as rising event input
- 0 = PWM 4 output has no effect on the rising event

RIS7: COGx Rising Event Input Source 7 Enable bit

- 1 = PWM3 output is enabled as a rising event input
- 0 = PWM3 output has no effect on the rising event

RIS6: COGx Rising Event Input Source 6 Enable bit

- 1 = CCP2 output is enabled as a rising event input
- 0 = CCP2 output has no effect on the rising event

RIS5: COGx Rising Event Input Source 5 Enable bit

- 1 = CCP1 output is enabled as a rising event input
- 0 = CCP1 output has no effect on the rising event

RIS4: COGx Rising Event Input Source 4 Enable bit

- 1 = Comparator 4 output is enabled as a rising event input
- 0 = Comparator 4 output has no effect on the rising event

RIS3: COGx Rising Event Input Source 3 Enable bit

- 1 = Comparator 3 output is enabled as a rising event input
- 0 = Comparator 3 output has no effect on the rising event

RIS2: COGx Rising Event Input Source 2 Enable bit

- 1 = Comparator 2 output is enabled as a rising event input
- 0 = Comparator 2 output has no effect on the rising event

RIS1: COGx Rising Event Input Source 1 Enable bit

- 1 = Comparator 1 output is enabled as a rising event input
- 0 = Comparator 1 output has no effect on the rising event

RIS0: COGx Rising Event Input Source 0 Enable bit

- 1 = Pin selected with COGxINPPS control register is enabled as rising event input
- 0 = Pin selected with COGxINPPS control register has no effect on the rising event

OPAxNCHS: OP AMP NEGATIVE CHANNEL SOURCE

NCH<3:0>: Op Amp Inverting Input Channel Selection bits

1111 = Reserved. Do not use.

•
•
•

1010 = Reserved. Do not use.

1001 = Programmable ramp generator PRG2_out⁽¹⁾

1000 = Programmable ramp generator PRG1_out

0111 = Reserved. Do not use.

0110 = FVR_Buffer2

0101 = DAC4_out⁽¹⁾

0100 = DAC3_out

0011 = DAC2_out⁽¹⁾

0010 = DAC1_out

0001 = OPAxIN1- pin⁽¹⁾

0000 = OPAxIN0- pin

ORS<4:0>: Op Amp Output Override Source Selection

11111 = Reserved. Do not use.

•
•
•

10110 = Reserved. Do not use.

10101 = Override source is COG2D⁽¹⁾

10100 = Override source is COG2C⁽¹⁾

10011 = Override source is COG2B⁽¹⁾

10010 = Override source is COG2A⁽¹⁾

10001 = Override source is COG1C

10000 = Override source is COG1C

01111 = Override source is COG1B

01110 = Override source is COG1A

01101 = Override source is LC3_out

01100 = Override source is LC2_out

01011 = Override source is LC1_out

01010 = Override source is ZCD1_output

01001 = Override source is sync_C4OUT⁽¹⁾

01000 = Override source is sync_C3OUT⁽¹⁾

00111 = Override source is sync_C2OUT

00110 = Override source is sync_C1OUT

00101 = Override source is PWM6_out⁽¹⁾

00100 = Override source is PWM5_out

00011 = Override source is PWM4_out⁽¹⁾

00010 = Override source is PWM3_out

00001 = Override source is CCP2_out⁽¹⁾

00000 = Override source is CCP1_out

TABLE 28-1: CLCx DATA INPUT SELECTION

Data Input	dy Dx5	CLCx
LCx_in[37]	100101	Fosc
LCx_in[36]	100100	HFINTOSC
LCx_in[35]	100011	LFINTOSC
LCx_in[34]	100010	FRC (ADC RC clock)
LCx_in[33]	100001	IOCFIF out
LCx_in[32]	100000	Timer6_postscaled
LCx_in[31]	011111	Timer4_postscaled
LCx_in[30]	011110	Timer2_postscaled
LCx_in[29]	011101	Timer5 overflow
LCx_in[28]	011100	Timer3 overflow
LCx_in[27]	011011	Timer1 overflow
LCx_in[26]	011010	Timer0 overflow
LCx_in[25]	011001	EUSART RX
LCx_in[24]	011000	EUSART TX
LCx_in[23]	010111	ZCD1_output
LCx_in[22]	010110	MSSP1 SDO/SDA
LCx_in[21]	010101	MSSP1 SCL/SCK
LCx_in[20]	010100	PWM5_out
LCx_in[19]	010011	PWM5_out
LCx_in[18]	010010	PWM4_out
LCx_in[17]	010001	PWM3_out
LCx_in[16]	010000	CCP2_out
LCx_in[15]	001111	CCP1_out
LCx_in[14]	001110	COG2B
LCx_in[13]	001101	COG2A
LCx_in[12]	001100	COG1B
LCx_in[11]	001011	COG1A
LCx_in[10]	001010	sync_C4OUT
LCx_in[9]	001001	sync_C3OUT
LCx_in[8]	001000	sync_C2OUT
LCx_in[7]	000111	sync_C1OUT
LCx_in[6]	000110	LC3_out from the CLC3
LCx_in[5]	000101	LC2_out from the CLC2
LCx_in[4]	000100	LC1_out from the CLC1
LCx_in[3]	000011	CLCIN3 pin input selected in CLCIN3PPS register
LCx_in[2]	000010	CLCIN2 pin input selected in CLCIN2PPS register
LCx_in[1]	000001	CLCIN1 pin input selected in CLCIN1PPS register
LCx_in[0]	000000	CLCIN0 pin input selected in CLCIN0PPS register

Interconnects

RIS13: COGx Rising Event Input Source 13 Enable bit

- 1 = CLC3 output is enabled as a rising event input
- 0 = CLC3 output has no effect on the rising event

RIS12: COGx Rising Event Input Source 12 Enable bit

- 1 = CLC2 output is enabled as a rising event input
- 0 = CLC2 output has no effect on the rising event

RIS11: COGx Rising Event Input Source 11 Enable bit

- 1 = CLC1 output is enabled as a rising event input
- 0 = CLC1 output has no effect on the rising event

RIS10: COGx Rising Event Input Source 10 Enable bit

- 1 = PWM 6 output is enabled as a rising event input
- 0 = PWM 6 output has no effect on the rising event

RIS9: COGx Rising Event Input Source 9 Enable bit

- 1 = PWM 5 output is enabled as a rising event input
- 0 = PWM 5 output has no effect on the rising event

RIS8: COGx Rising Event Input Source 8 Enable bit

- 1 = PWM 4 output is enabled as rising event input
- 0 = PWM 4 output has no effect on the rising event

RIS7: COGx Rising Event Input Source 7 Enable bit

- 1 = PWM3 output is enabled as a rising event input
- 0 = PWM3 output has no effect on the rising event

RIS6: COGx Rising Event Input Source 6 Enable bit

- 1 = CCP2 output is enabled as a rising event input
- 0 = CCP2 output has no effect on the rising event

RIS5: COGx Rising Event Input Source 5 Enable bit

- 1 = CCP1 output is enabled as a rising event input
- 0 = CCP1 output has no effect on the rising event

RIS4: COGx Rising Event Input Source 4 Enable bit

- 1 = Comparator 4 output is enabled as a rising event input
- 0 = Comparator 4 output has no effect on the rising event

RIS3: COGx Rising Event Input Source 3 Enable bit

- 1 = Comparator 3 output is enabled as a rising event input
- 0 = Comparator 3 output has no effect on the rising event

RIS2: COGx Rising Event Input Source 2 Enable bit

- 1 = Comparator 2 output is enabled as a rising event input
- 0 = Comparator 2 output has no effect on the rising event

RIS1: COGx Rising Event Input Source 1 Enable bit

- 1 = Comparator 1 output is enabled as a rising event input
- 0 = Comparator 1 output has no effect on the rising event

RIS0: COGx Rising Event Input Source 0 Enable bit

- 1 = Pin selected with COGxINPPS control register is enabled as rising event input
- 0 = Pin selected with COGxINPPS control register has no effect on the rising event

OPAxNCHS: OP AMP NEGATIVE CHANNEL SOURCE

NCH<3:0>: Op Amp Inverting Input Channel Selection bits

- 1111 = Reserved. Do not use.
- .
- .
- .
- 1010 = Reserved. Do not use.
- 1001 = Programmable ramp generator PRG2_out⁽¹⁾
- 1000 = Programmable ramp generator PRG1_out
- 0111 = Reserved. Do not use.
- 0110 = FVR_Buffer2
- 0101 = DAC4_out⁽¹⁾
- 0100 = DAC3_out
- 0011 = DAC2_out⁽¹⁾
- 0010 = DAC1_out
- 0001 = OPAxIN1- pin⁽¹⁾
- 0000 = OPAxIN0- pin

ORS<4:0>: Op Amp Output Override Source Selection

- 11111 = Reserved. Do not use.
- .
- .
- .
- 10110 = Reserved. Do not use.
- 10101 = Override source is COG2D⁽¹⁾
- 10100 = Override source is COG2C⁽¹⁾
- 10011 = Override source is COG2B⁽¹⁾
- 10010 = Override source is COG2A⁽¹⁾
- 10001 = Override source is COG1C
- 10000 = Override source is COG1C
- 01111 = Override source is COG1B
- 01110 = Override source is COG1A
- 01101 = Override source is LC3_out
- 01100 = Override source is LC2_out
- 01011 = Override source is LC1_out
- 01010 = Override source is ZCD1_output
- 01001 = Override source is sync_C4OUT⁽¹⁾
- 01000 = Override source is sync_C3OUT⁽¹⁾
- 00111 = Override source is sync_C2OUT
- 00110 = Override source is sync_C1OUT
- 00101 = Override source is PWM6_out⁽¹⁾
- 00100 = Override source is PWM5_out
- 00011 = Override source is PWM4_out⁽¹⁾
- 00010 = Override source is PWM3_out
- 00001 = Override source is CCP2_out⁽¹⁾
- 00000 = Override source is CCP1_out

★ Перенос функций (PPS)

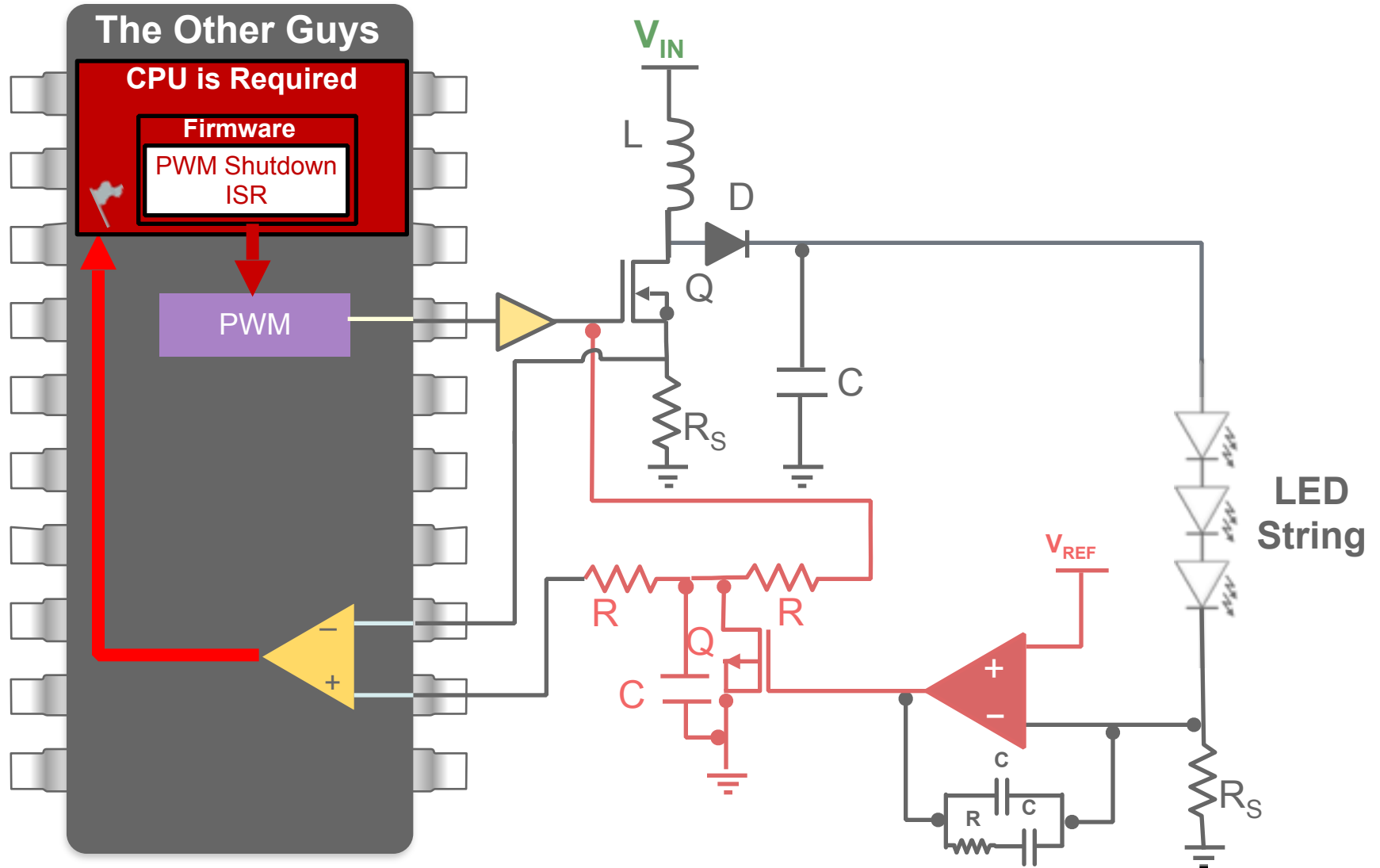
- ★ Для улучшения РСВ
- ★ Для улучшения изоляции шумов

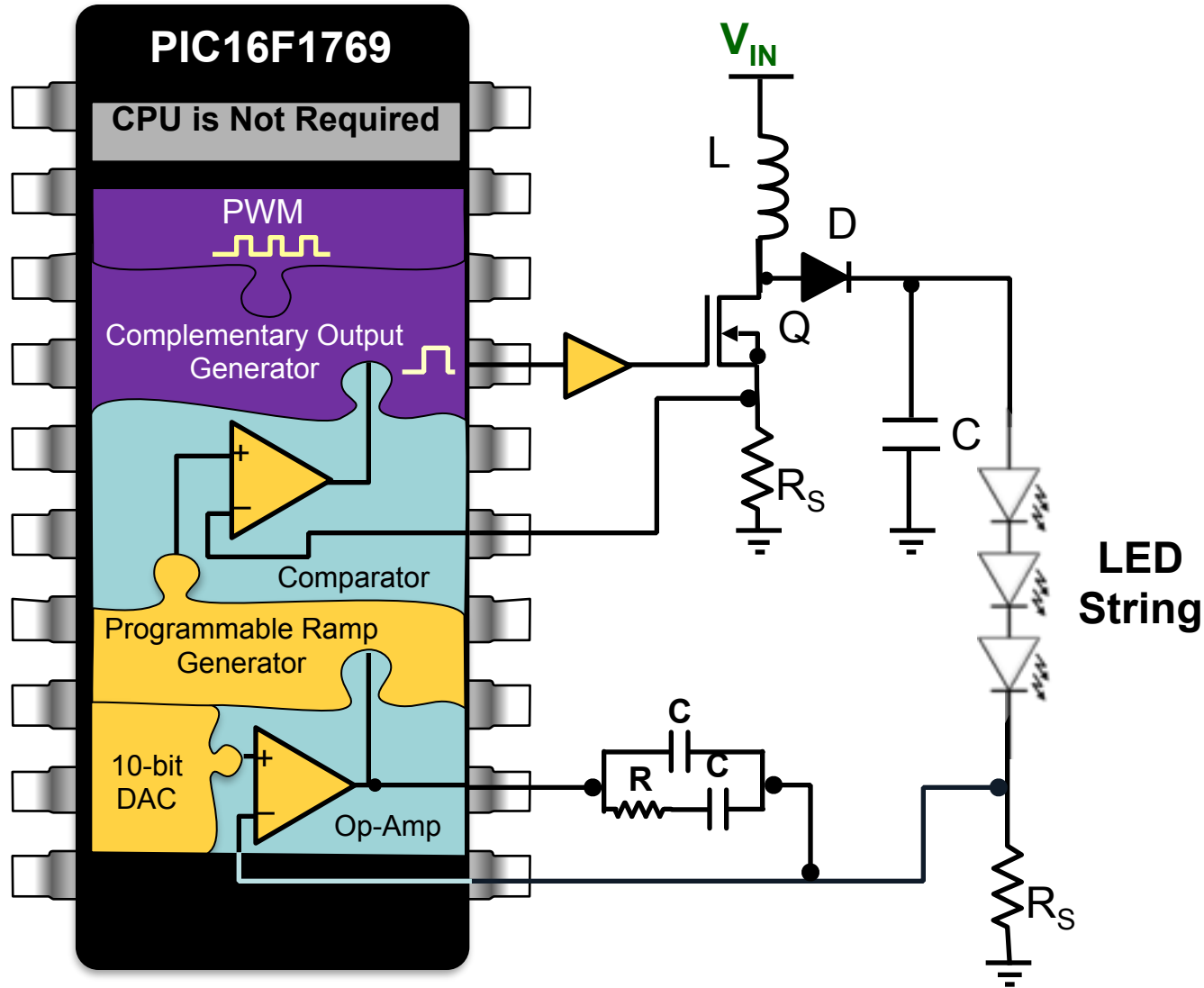


★ Изменения на лету

- ★ Добавление новых соединений
- ★ Генерация виртуальных тестовых точек
- ★ Изменение топологии
- ★ и др.

“Typical” Solution





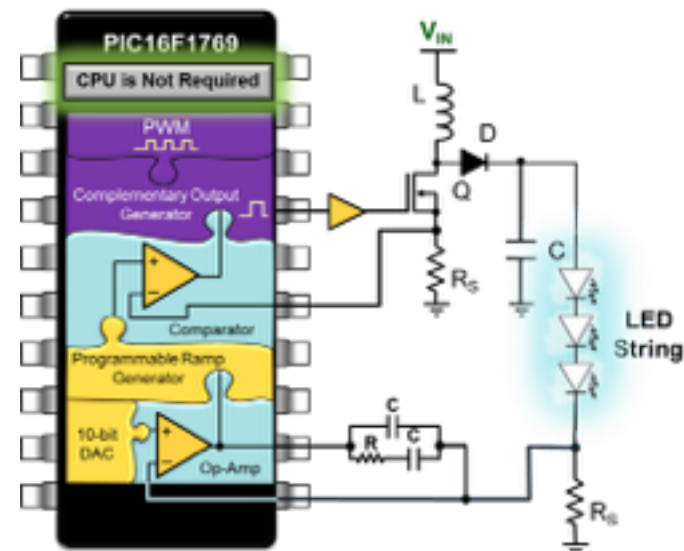
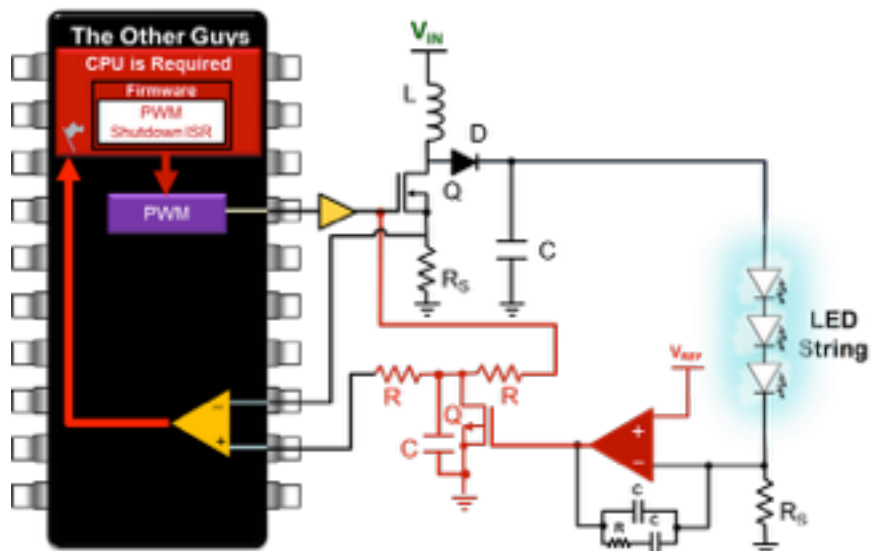
Сравнение

«Типовое» решение

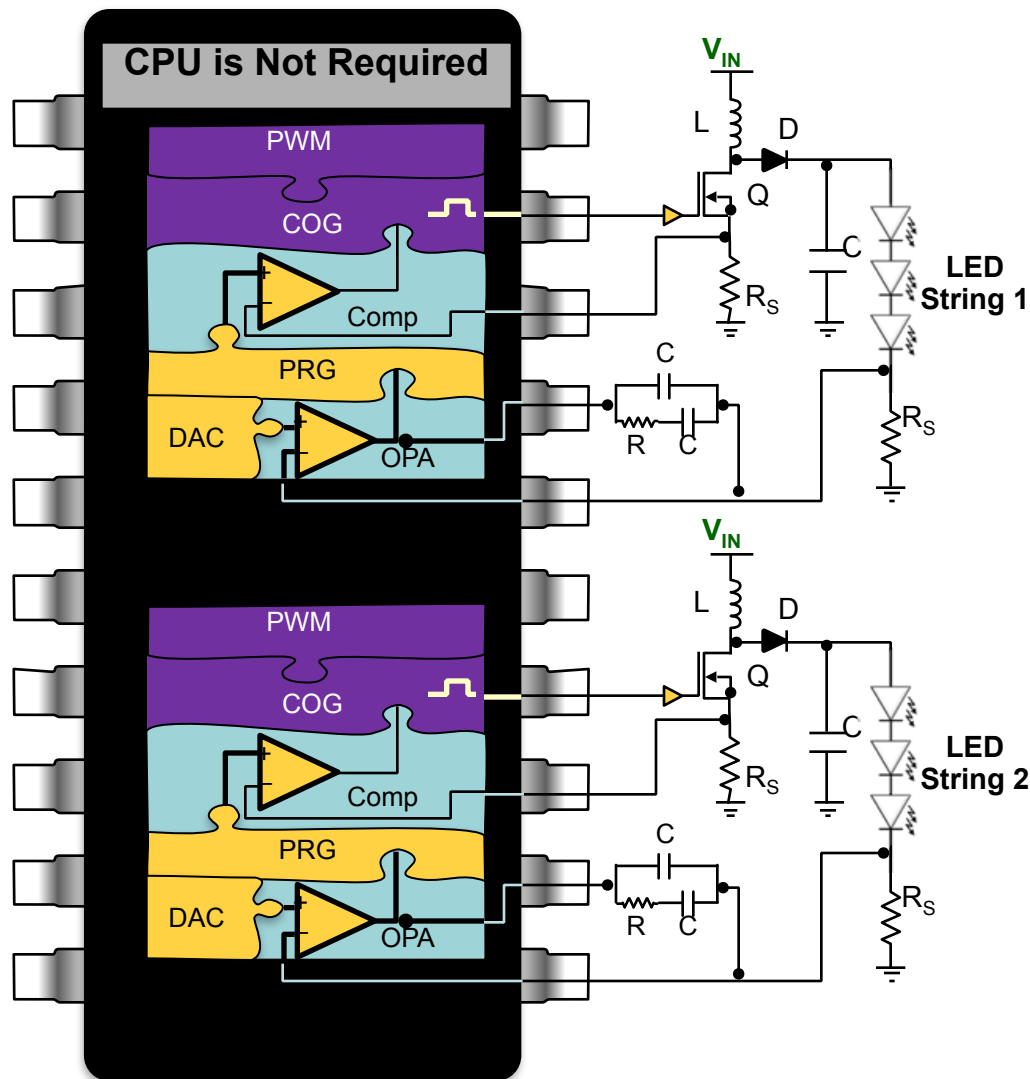
- Требует большого быстродействия от ядра
- Сложно отлаживать и проверять
- Больше печатная плата
- Больше компонентов

Интегрированное решение

- Не требует вовлечения Ядра МК
- Нет задержек на прерывания
- Меньше плата, меньше компонентов
- Проще отлаживать
- Больше возможностей управления, контроля и т.п.



Помножете на два!

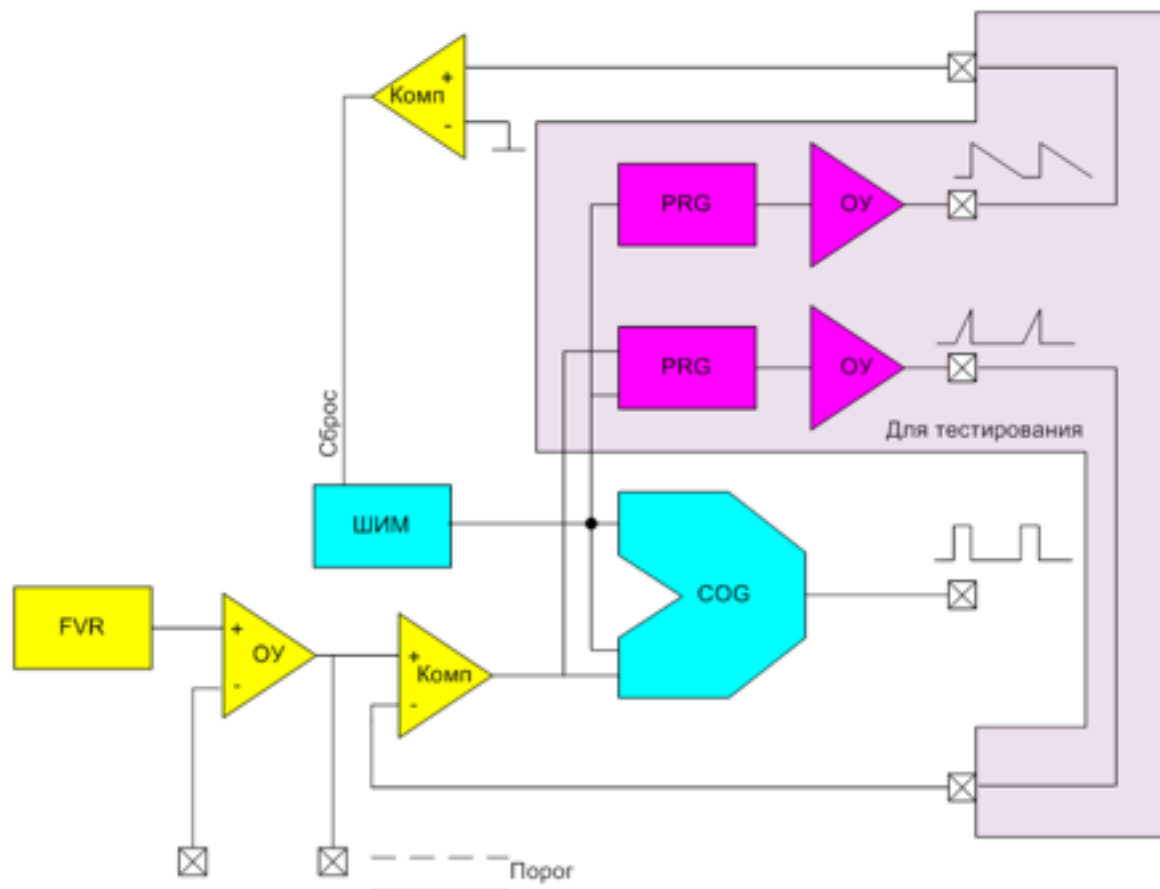


Даже нет!

помножете
на Четыре!

PIC16(L)F1767x

★ Схема с контролем нуля тока в индуктивности





Monitoring



Возможности мониторинга



- ▣ **Измерение аналоговых сигналов**
 - ▣ Ток
 - ▣ Напряжение

- ▣ **Измерение временных интервалов**

Μονиторинг

- Используя V_{err} , PRG, & I_{L_min} , МОЖНО вычислить I_{L_peak} & I_{L_avg}
- Скважность и I_{L_avg} позволяют вычислять I_{in_avg} и I_{out_avg}
- используя V_{in} , V_{out} , I_{in_avg} , I_{out_avg} , МОЖНО оценить мощность и эффективность
- Используя V_{in} и V_{out} можно вычислить скважность для большинства топологий



AUTOMATED FUNCTIONS

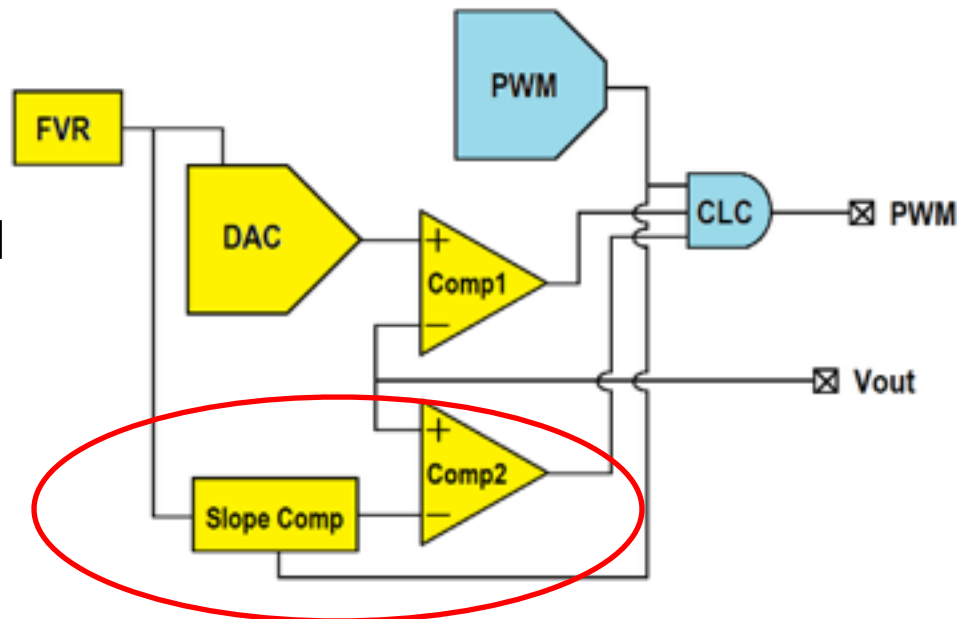


Soft-Start



- ★ $V_{\text{charge}} * t_{\text{charge}} = V_{\text{discharge}} * t_{\text{discharge}}$ если энергия остается в индукторе то может привести к насыщению
- ★ При старте выходное напряжение = 0
- ★ **Soft-Start при voltage mode**
 - ★ Низкая скважность при старте с дальнейшим увеличением
- ★ Увеличение индуктора
- ★ **Soft-Start при current mode**
 - ★ Ограничение тока петли при запуске источника

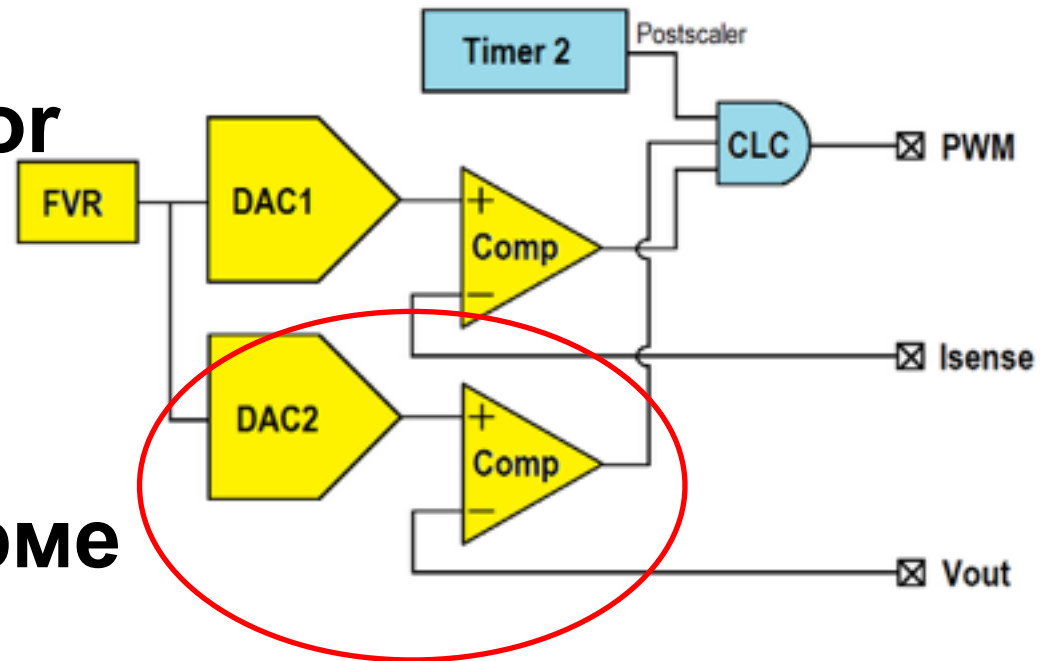
- ★ ШИМ и ИОН управляют модулем Slope Compensation для формирования нарастающего сигнала (пила)
- ★ Пила сравнивается с V_{out} для генерации ШИМ, увеличивающегося с выходным напряжением
- ★ Когда выход достигает желаемого напряжения
 - ★ Сквозность ШИМ ограничивается системным ШИМ



★ DAC1 ограничивает
 I_{Lpeak} до минимального
уровня

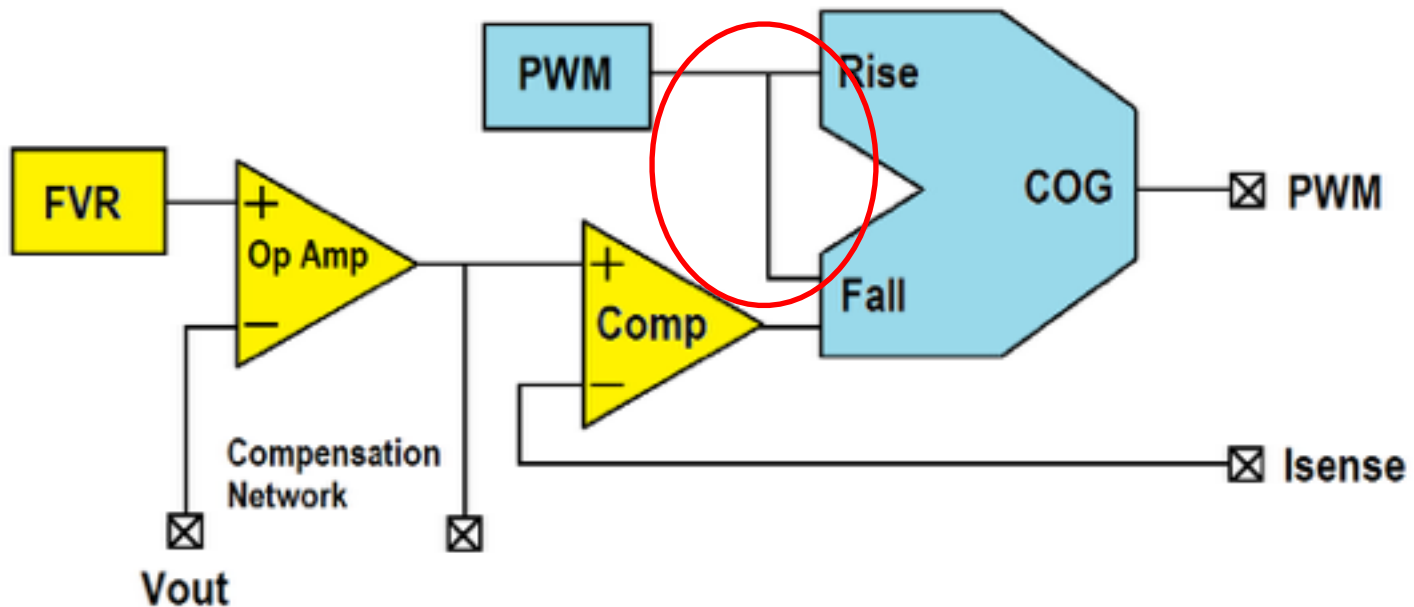
★ DAC2 + Comparator
= Interrupt

★ Когда возникает
прерывание –
напряжение в норме

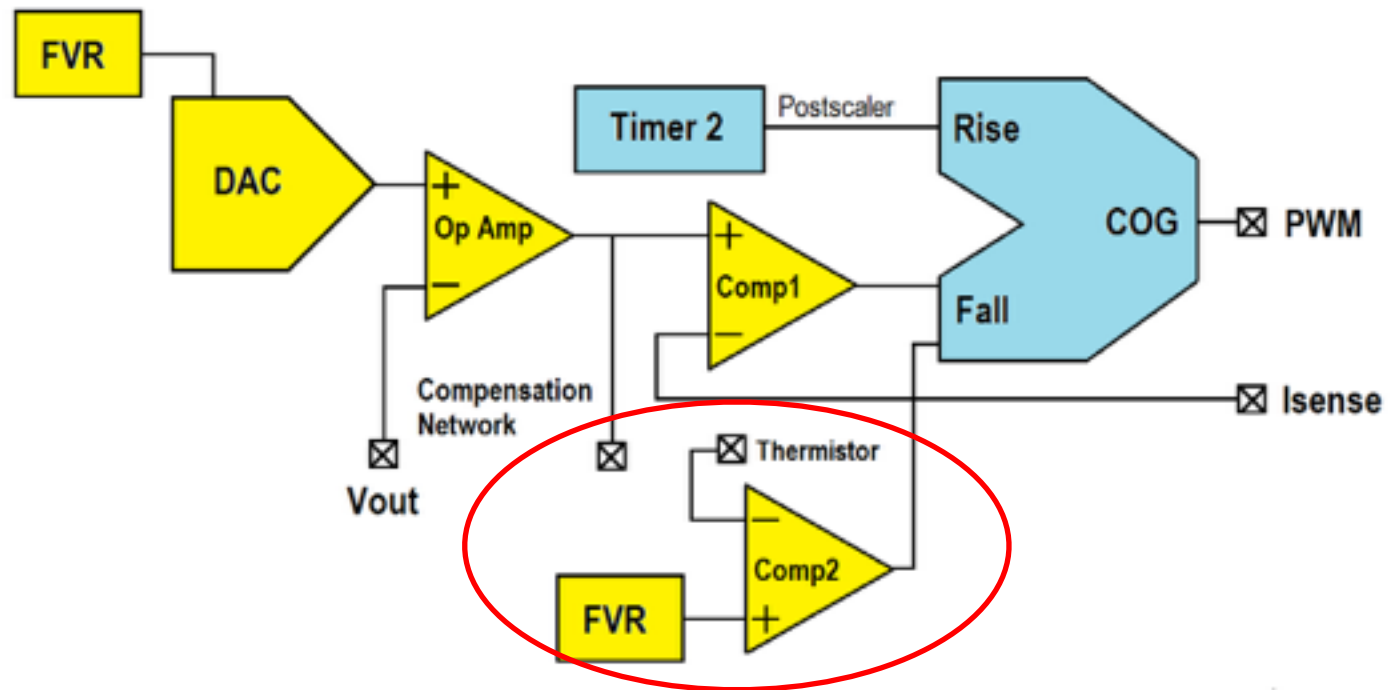


Duty Cycle Limit

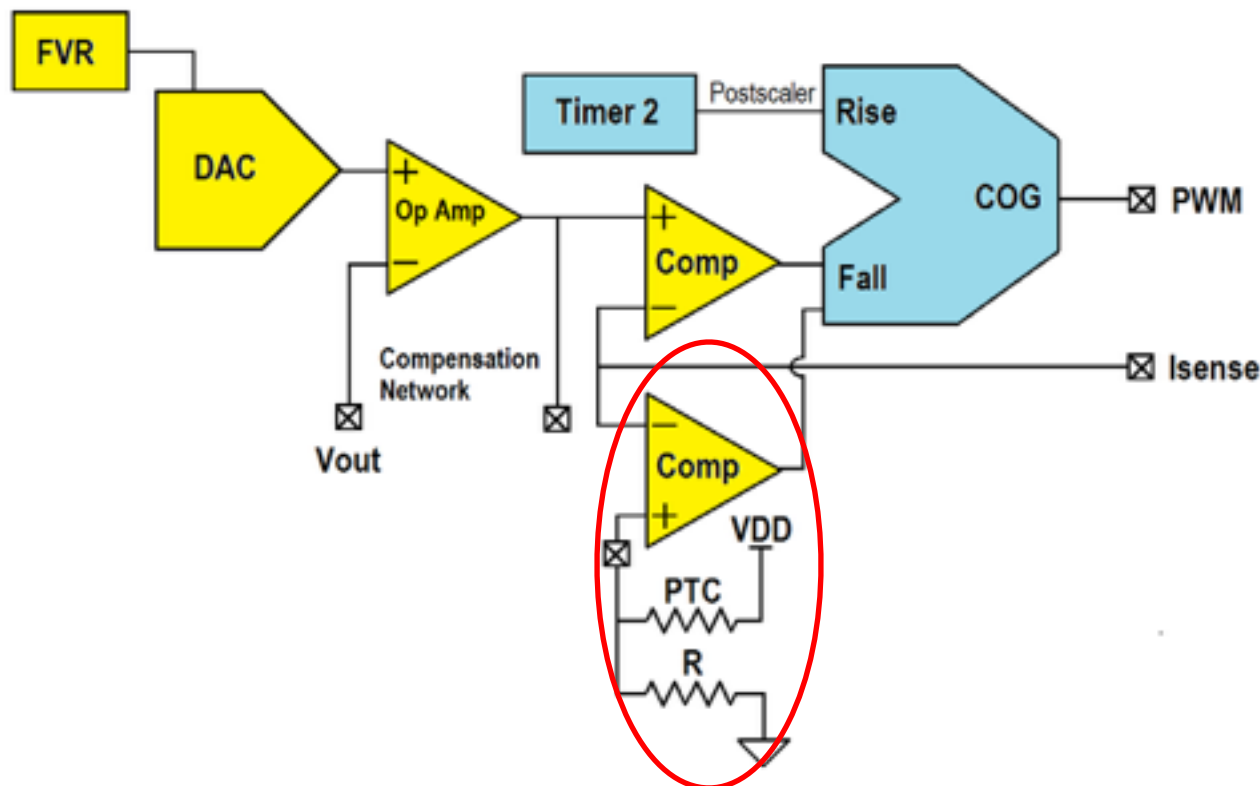
★ ШИМ управляет установкой и пределом сброса выходного ШИМ

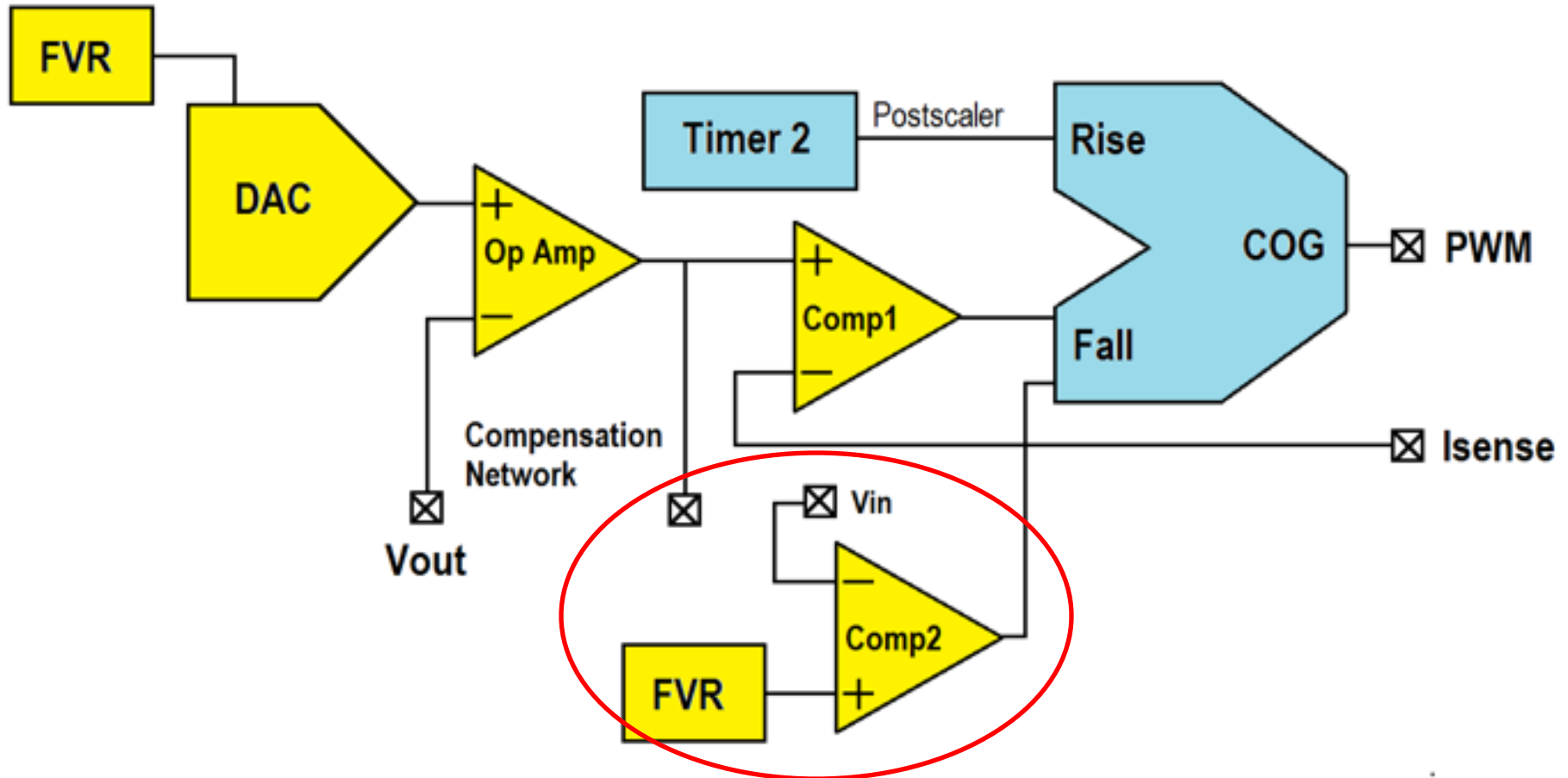


★ Компаратор и термистор добавляются как второй сброс модуля COG (запрет упр. импульса MOSFET)



★ Компаратор и термистор добавляются как второй сброс (запрет упр. импульса MOSFET)





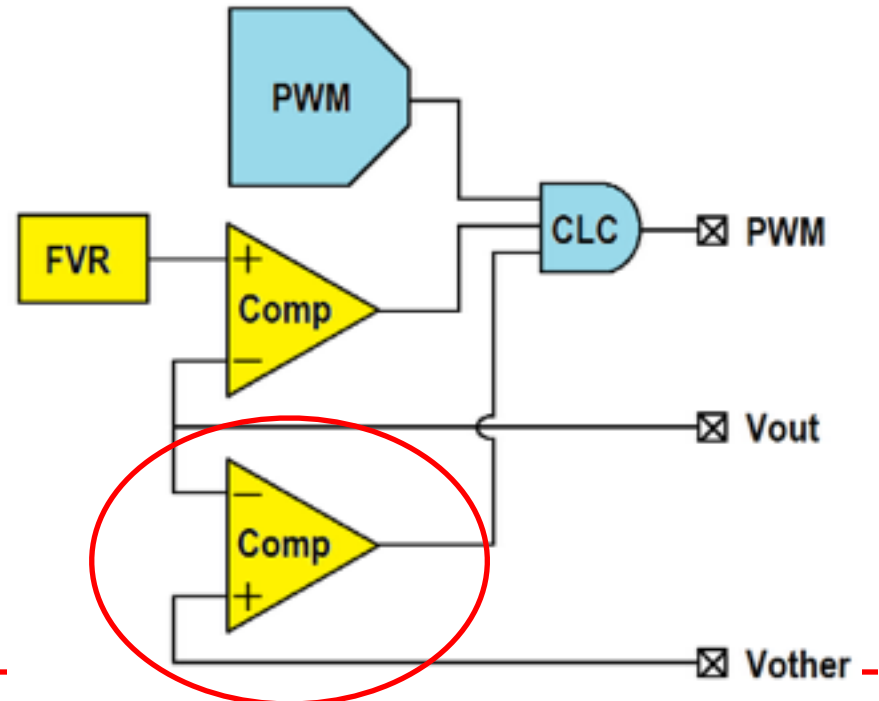


Frequency Dithering



- ★ Timer 0 может генерировать периодические прерывания
- ★ По прерыванию генерируется псевдослучайное число
- ★ Это число загружается в регистр OSCTUNE (подстройка внутреннего генератора)

- ★ В системах с изменяемым напряжением питания возможно изменять выходное напряжение
- ★ Последовательное включение источников (комп.2)
- ★ Для выкл. питания инвертировать 2^й компаратор



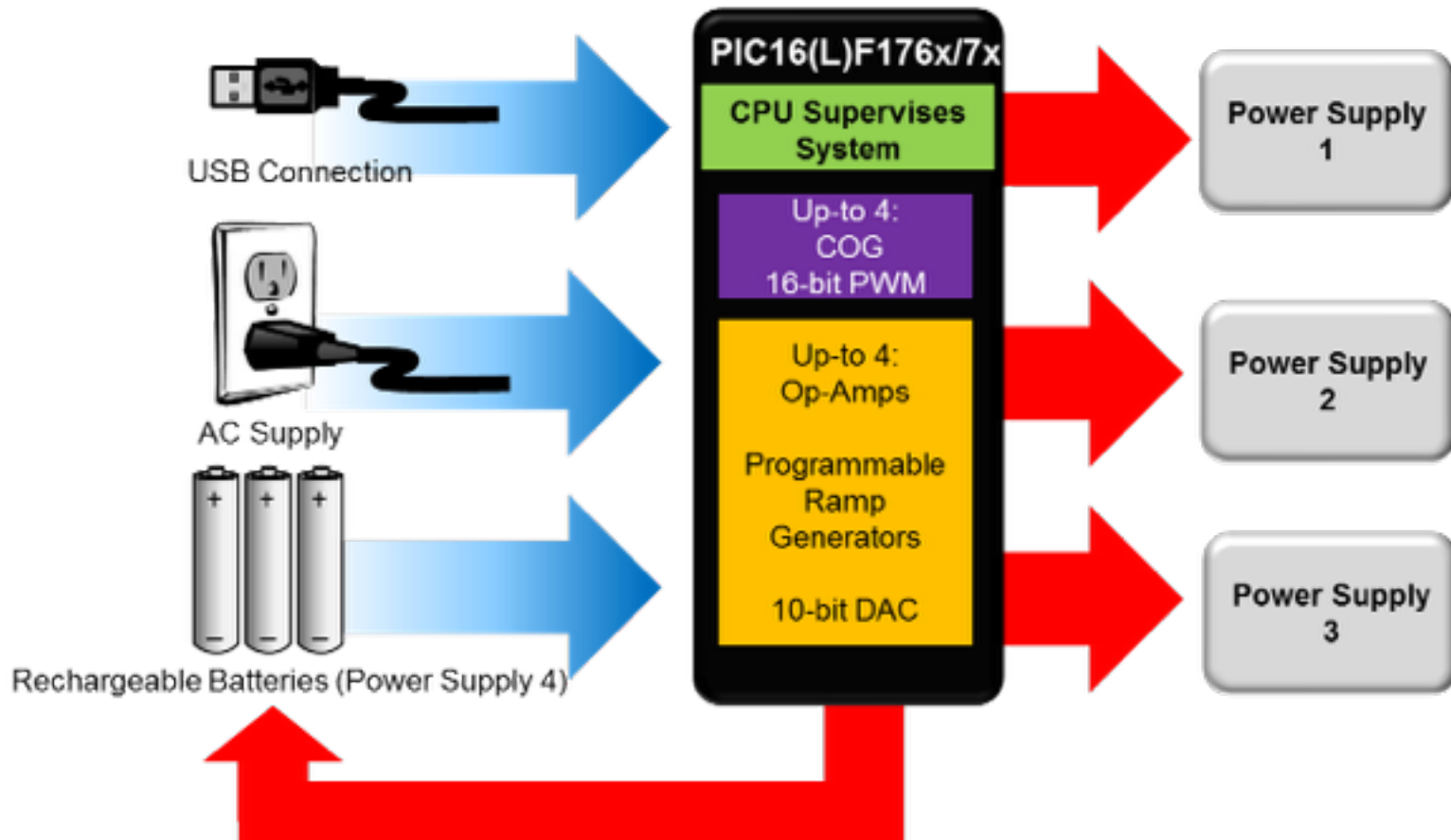


Итоги



- ▣ **Конфигурация и управление (топология)**
 - ▣ Конфигурация и ключевые параметры
 - ▣ Конфигурация зависит от топологии
- ▣ **Monitoring**
 - ▣ Прямые измерения и вычисления
- ▣ **Возможности**
 - ▣ Startup, continuous/disc, & Fault handling
 - ▣ Нет программных затрат на реализацию функций

★ Ядро свободно для динамического управления параметрами системы





MICROCHIP

Спасибо за внимание

Гамма - Санкт-Петербург

Октябрь 2016

www.gamma.spb.ru